

Föreläsningsanteckningar

Föreläsning 12b - Digitalteknik

1 Grindar och transistorer

Vi ska kort beskriva lite om hur vi kan bygga upp olika typer av grindar med hjälp av transistorer. Vi väljer att uteslutande diskutera MOS-transistorn, som är den grundläggande tekniken i modern kretskonstruktion.

Få konstruktörer kommer i kontakt med arbete på transistornivå, men det är ändå viktigt ha en förståelse för hur elektroniken bakom uppbyggnaden av grindar och andra digitala byggblock ser ut.

Historiskt har man använt olika metoder för att konstruera integrerade logiska kretsar. Detta har gett upphov till olika *logikfamiljer*, där kretsar inom samma familj har liknande egenskaper vad gäller snabbhet och energiförbrukning. En föregångare till dagens teknik var DTL (diod-transistor logik). En mycket populär logikfamilj som kom fram på 60-talet var TTL (Transistor Transistor Logic). Den har haft stor betydelse för utvecklingen av digitaltekniken och innehöll ett antal standardkretsar, grindar, multiplexrar, räknare, register, och adderare. Välkänd var till exempel Texas Instruments 74-serie som började tillverkas under 60-talet. Under 80-talet kom sedan de programmerbara kretsarna, och en sådan krets kunde ersätta ett stort antal TTL-kretsar. TTL-kretsarna fasades ut ur nya konstruktioner.

Dagens kretsutveckling är nästan uteslutande baserad på MOS-transistorn. MOS-transistorn (Metal Oxide Semiconductor) fick sitt startskott när Intel grundades på slutet av 60-talet. Den har många attraktiva egenskaper, såsom låg effektförbrukning och hög packningstäthet, dvs vi kan få in miljontals transistorer på ett chip.

MOS-transistorn (eller MOSFET transistor som är dess fullständiga namn) finns i två typer, dels nMOS (n-kanals MOS), dels pMOS (p-kanals MOS). Uppbyggnaden av en nMOS-transistor visas i Figur 5.

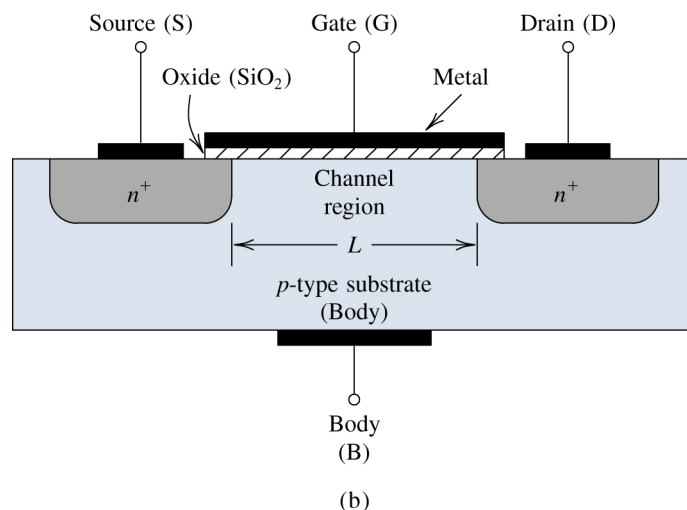


Figure 1: nMOS transistor

Den innehåller fyra elektroder, *emitter* (source) S, *kollektor* (drain) D, *styre* (gate) G, samt substratet (substrate) B. Som visas i bilden så utgörs source och drainområdena av n-dopat kisel. Dessa ligger i ett p-dopat substrat. Mellan styret och substratet finns ett tunnt lager isolerande kiseldioxid. Styret tillverkades förr av metall vilket gav namnet MOS (metal oxid semiconductor), men numera används ofta polykristallint kisel.

På grund av det isolerande skiktet kiseldioxid är inresistansen alltid mycket hög i styret. Spänningen på styret påverkar däremot kanalen mellan source och drain.

Av många anledningar är storleken på kanalområdet (eller styret) av stor betydelse. Dels vill vi naturligtvis göra transistorn så liten som möjligt, vilket gör att vi kan få plats med fler transistorer på samma yta. Men storleken har också betydelse för hur snabbt transistorn kan slå om (logiskt slå om från 0 till 1 eller tvärtom) samt hur mycket ström som går igenom transistorn (vilket påverkar effektförbrukningen).

Vid tillverkning av integrerade kretsar används en fotografiskt teknik med fotomasker, där man bygger upp lager efter lager. Som ett mått på hur små komponenterna kan göras anger tillverkningsprocessen oftast en minsta möjliga *linjebredd*. Historiskt har linjebredden minskat varje gång en ny generation av tillverkningsteknik har introducerats. Idag kan vi exempelvis läsa om att en konstruktion är gjord i "55nm CMOS Technology".

Vi illustrerade en nMOS transistor. En pMOS transistor har samma uppbyggnad men här är substratet n-dopat och source och drain-områdena är p-dopade. Den får då en annan funktion, som vi strax ska se.

MOS-transistorns funktion är i vårt sammanhang som en mekanisk switch. Den kan alltså vara i ett av två lägen, SLUTEN eller ÖPPEN. Vägen mellan drain och source består av två övergångar "n till p" och sedan "p till n". Utan spänning på styret så kan detta ses som två motriktade dioder. Då respektive diod bara leder i en riktning kan ingen ström flyta genom npn-övergången (förutom läckström) och funktionen hos transistorerna motsvarar då en öppen switch.

Om det däremot läggs en positiv spänning på styret (i förhållande till substratet), så kommer elektroner från det p-dopade substratet att attraheras in i kanalområdet mellan drain och source. Om spänningen är högre än en viss *tröskelspänning* så finns det så många elektroner i kanalområdet att det bildas en ledare mellan source och drain-områdena. I detta fall svarar funktionen mot en sluten switch. Sammanfattningsvis, source och drain-elektroderna svarar mot en switch som styrs av spänningen på styret. Med en positiv spänning högre än tröskelspänningen är switchen sluten, annars öppen. En transistor som beskrivs som ovan är av *anrikningstyp*.

Det andra alternativet är en nMOS-transistor av *utarmningstyp*. En sådan transistor har istället egenskapen att switchen normalt är sluten, men om en tillräckligt stor *negativ* spänning finns på styret så är switchen öppen. En sådan transistor tillverkas med ett n-dopat kanalområde (som då leder). Den negativa spänningen på styret stöter bort elektronerna i kanalområdet och switchen är öppen.

Avslutningsvis behöver vi kort beskriva pMOS-transistorerna. Source och drain-områdena är p-dopade och substratet n-dopat. För att transistorerna ska kunna leda mellan source och drain så måste positiva laddningsbärare, eller "hål", föras in i kanalen så att vi får en p-kanal mellan de p-dopade områdena. I en pMOS-transistor av anrikningstyp får vi in "hål" i kanalområdet om vi lägger en tillräckligt stor negativ spänning på styret. Vi får en sluten switch.

Symbolerna för de olika transistortyperna visas i Figur 6.

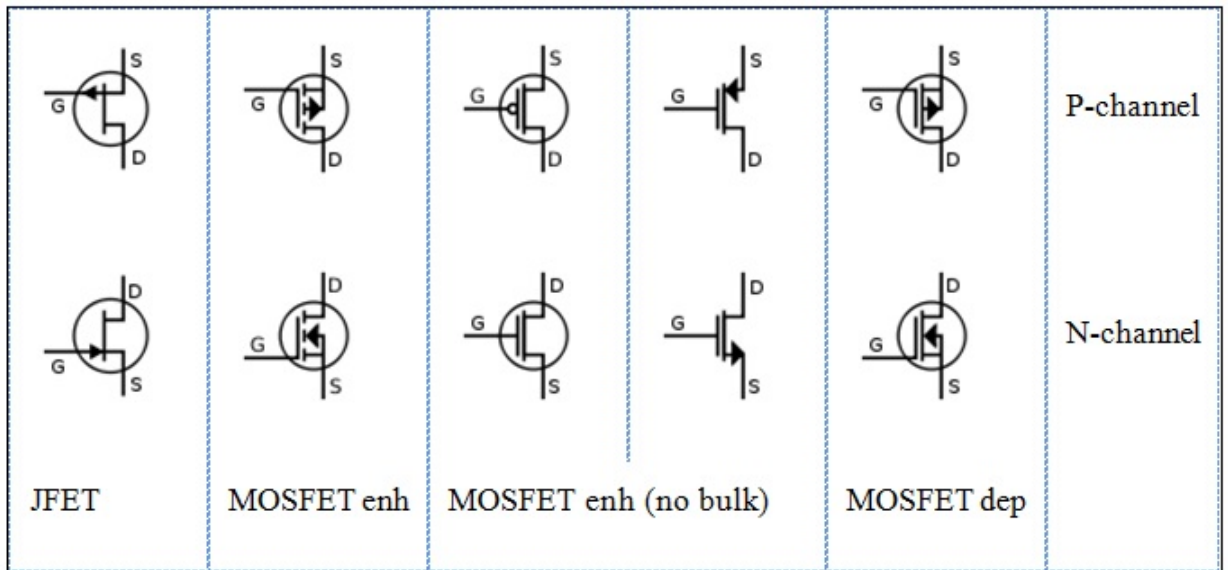


Figure 2: MOS transistor symboler

Det finns en hel del att säga om egenskaperna hos MOS-transistorerna med avseende på bland annat omslagstider, vilket beror på kapacitansen i kretsen.

1.1 Grindar från transistorer

Det finns två vanliga sätt att konstruera logiska grindar med hjälp av MOS-transistorer. Den första tekniken vi diskuterar kallas för CMOS, *complementary MOS* och innebär att vi hela tiden använder en pMOS-transistor och en nMOS-transistor tillsammans. Här använder vi enbart anrikningstyp.

Vi beskriver CMOS-inverteraren. Transistorernas styren är sammankopplade och bildar inverterarens ingång. Se Figur 7.

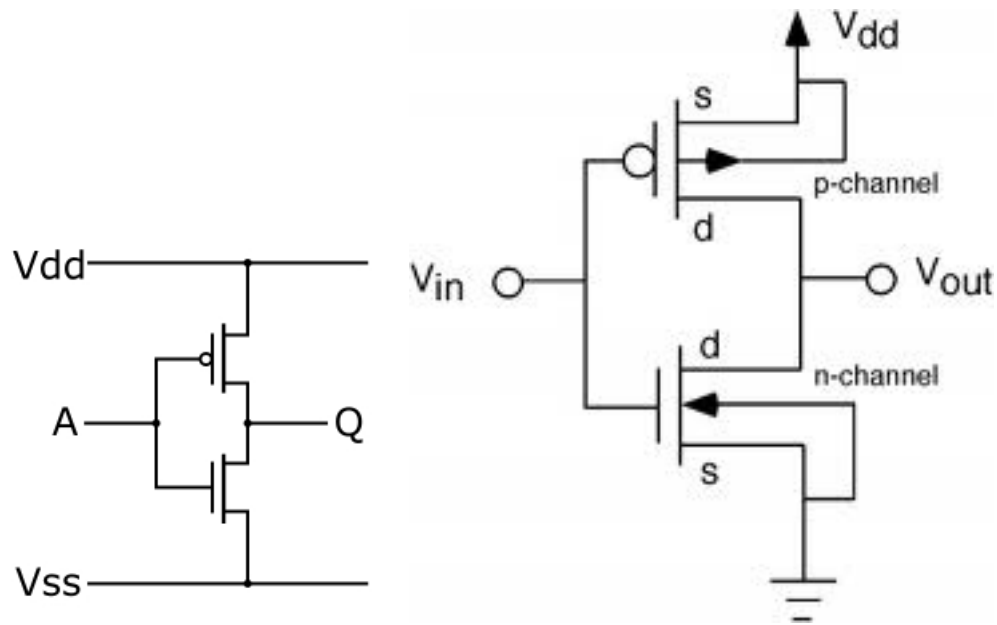


Figure 3: CMOS inverterare

I Figur 8 visas hur inverteraren är uppbyggd i ett p-substrat. pMOS transistoren finns i ett n-dopat område nedsänkt i p-substratet, en så kallad n-brunn.

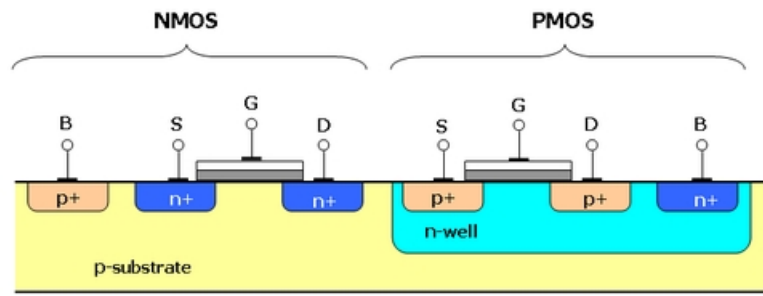


Figure 4: Implementation av CMOS inverterare

Den alternativa tekniken som vi kort beskriver kallar vi nMOS-tekniken, eller nMOS med pull-up komponent. Här använder vi endast en typ av

transistor, i detta fall nMOS-transistorn. I sin enklast beskrivning ser en inverterare ut som i Figur 9. Här har vi bara en enda transistor samt ett *pull-up* motstånd. Om ingången är hög (V_{DD}) leder transistorn och spänningen på utgången dras ner till låg (om R är mycket större än resistansen för den ledande transistorn). Om å andra sidan ingången är låg så kommer utgången att ligga hög. En väsentlig skillnad mot CMOS-tekniken är att i ett statiskt läge där utsignalen ligger låg flyter en ström genom resistorn. För att begränsa effekten av denna läckström krävs en stor resistans, vilket är väldigt kostsamt att implementera. Ytan som krävs är stor som flera hundra MOS-transistorer. Lösningen på detta problem är att använda en transistor som aktiv pull-up, i detta fall en nMOS av utarmningstyp. Vi hoppar över detaljerna i denna konstruktion.

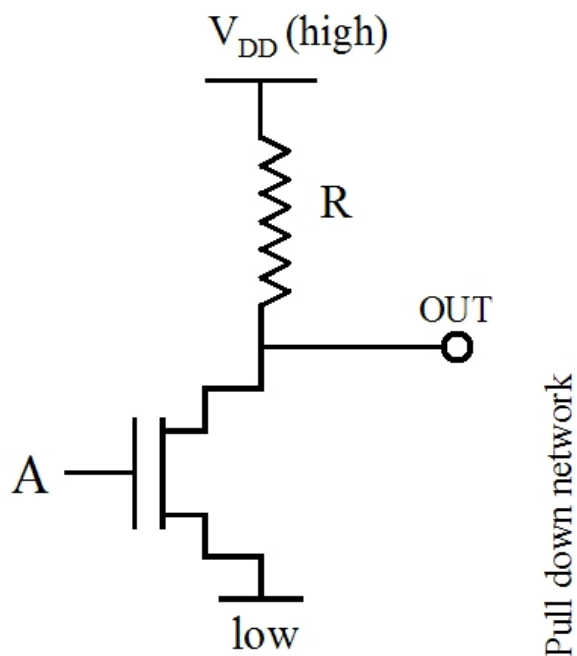


Figure 5: nMOS inverterare

1.2 Andra grindar i CMOS och nMOS

Här följer bilder av hur NAND och NOR implementeras med två ingångar.

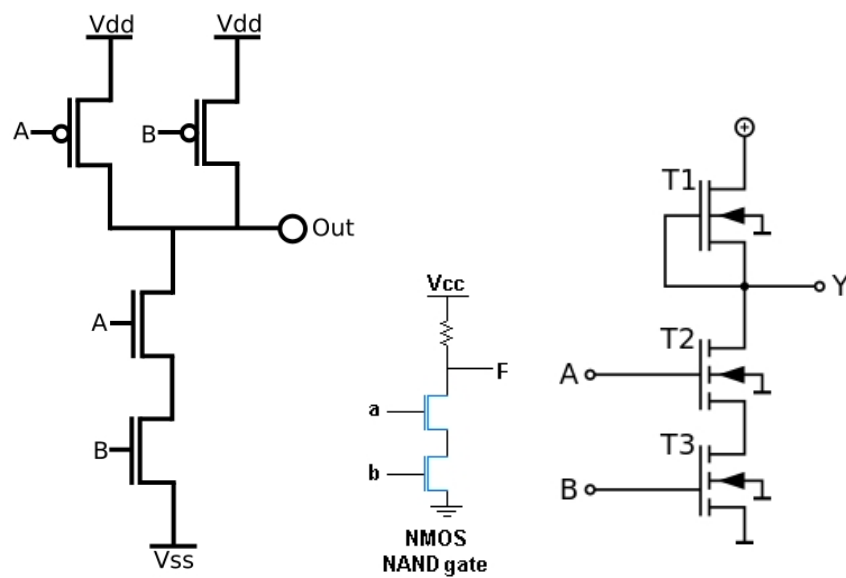


Figure 6: CMOS NAND samt nMOS NAND

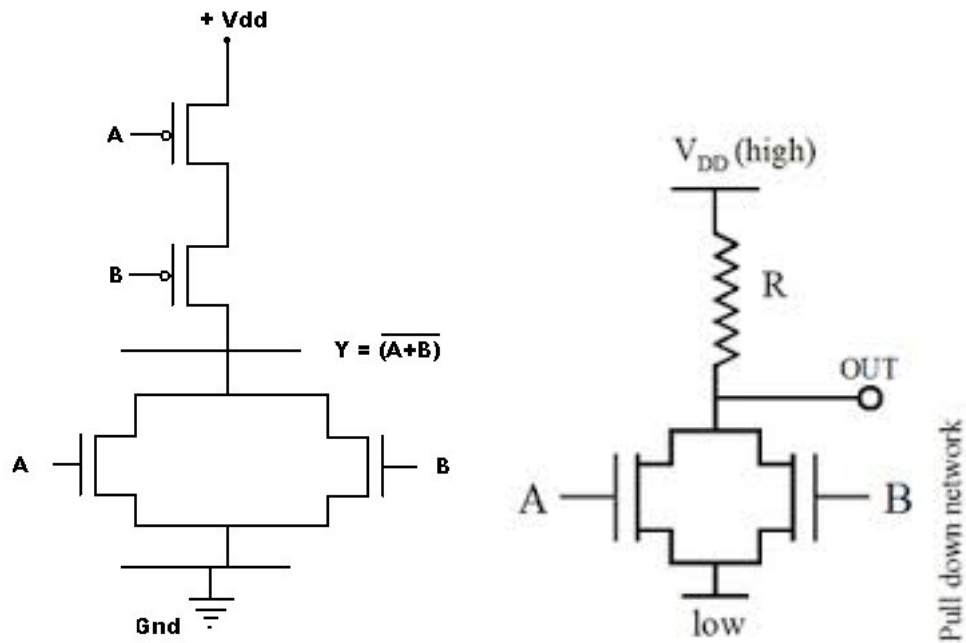


Figure 7: CMOS NOR samt nMOS NOR

Vill vi ha en AND-grind eller en OR-grind behövs fler transistorer och enklast sättet är att sätta en inverterare på utgången av NAND eller NOR-grinden. **Alltså, det är bättre att implementera en Boolesk funktion med Nand-Nand struktur än att använda And-Or.**

Avslutningsvis ger vi implementeringen av en XOR-grind. Som ni ser är denna mer komplex.

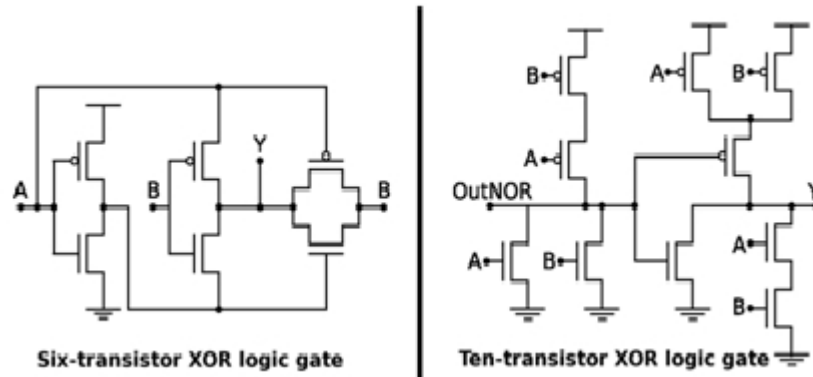


Figure 8: CMOS XOR

En CMOS-inverterare kan också implementeras med three-state utgång, som diskuterats tidigare.