

---

## Uppgift 4

Konstruera en upp/ner-räknare med fyra insignaler: En, U/D, Nbr och CLEAR. Talområdet den räknar i skall vara  $\{-128, 127\}$  och tillståndet är det nuvarande talet. Signalerna fungerar enligt följande specifikation:

$$\begin{aligned} \text{En} &= \begin{cases} 1, & \text{räkna} \\ 0, & \text{stå stilla} \end{cases} & \text{U/D} &= \begin{cases} 1, & \text{upp} \\ 0, & \text{ner} \end{cases} \\ \text{Nbr} &= \begin{cases} 1, & \pm 2 \\ 0, & \pm 1 \end{cases} & \text{CLEAR} &= \begin{cases} 1, & \text{nollställ} \\ 0, & \text{inget} \end{cases} \end{aligned}$$

Exempelvis ger insignalerna  $(\text{En}, \text{U/D}, \text{Nbr}, \text{CLEAR}) = (1, 1, 1, 0)$  att räknaren räknar upp två steg,  $+2$ , medan  $(1, 0, 0, 0)$  medför att den räknar ner ett steg,  $-1$ . Signalen CLEAR har högre prioritet än de andra.

Till konstruktionen får du använda valfria grindar, D-element och valfritt antal av standardkretsen 74LS283 (datablad sist i häftet).

(10p)

---

## Uppgift 5

Som en bilaga till tentamen finns ett utdrag ur databladet för en fyrabitars heladderare, 74LS283. På sidan två är kopplingsdiagrammet för kretsen uppritat. Besvara utifrån det följande frågor:

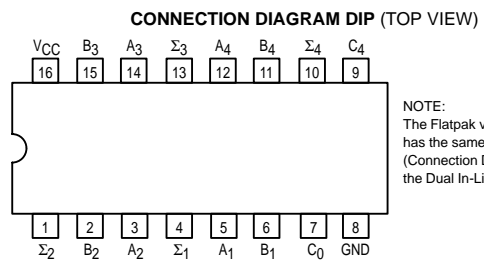
- Det står i databladet att kretsen har *Fast carry*. Hur mycket snabbare genereras den utgående carry symbolen jämfört med metoden i boken, där fyra enbits heladderare seriekopplas.
- Visa att  $C_0 + A_1 + B_1 = 2C_1 + \Sigma_1$ . (I figuren är  $C_1$  den vänstra ledningen till XOR-ginden som genererar  $\Sigma_2$ .)
- Visa att  $C_2, C_3$  och  $C_4$  i figuren är carry-symboler för  $\Sigma_2, \Sigma_3$  respektive  $\Sigma_4$ .
- Beräkna ett generellt uttryck för den *ite* carry-symbolen,  $C_i$ , uttryckt i  $C_0$  samt  $A_k$  och  $B_k$  för  $k = 1, \dots, i$ .

(2+2+3+3=10p)



## 4-BIT BINARY FULL ADDER WITH FAST CARRY

The SN54/74LS283 is a high-speed 4-Bit Binary Full Adder with internal carry lookahead. It accepts two 4-bit binary words ( $A_1-A_4$ ,  $B_1-B_4$ ) and a Carry Input ( $C_0$ ). It generates the binary Sum outputs ( $\Sigma_1-\Sigma_4$ ) and the Carry Output ( $C_4$ ) from the most significant bit. The LS283 operates with either active HIGH or active LOW operands (positive or negative logic).



NOTE:  
The Flatpak version has the same pinouts (Connection Diagram) as the Dual In-Line Package.

**PIN NAMES**

- $A_1-A_4$  Operand A Inputs
- $B_1-B_4$  Operand B Inputs
- $C_0$  Carry Input
- $\Sigma_1-\Sigma_4$  Sum Outputs (Note b)
- $C_4$  Carry Output (Note b)

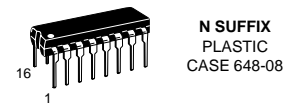
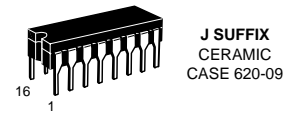
NOTES:  
a) 1 TTL Unit Load (U.L.) = 40  $\mu$ A HIGH/1.6 mA LOW.  
b) The Output LOW drive factor is 2.5 U.L. for Military (54) and 5 U.L. for Commercial (74) Temperature Ranges.

**LOADING (Note a)**

	HIGH	LOW
$A_1-A_4$	1.0 U.L.	0.5 U.L.
$B_1-B_4$	1.0 U.L.	0.5 U.L.
$C_0$	0.5 U.L.	0.25 U.L.
$\Sigma_1-\Sigma_4$	10 U.L.	5 (2.5) U.L.
$C_4$	10 U.L.	5 (2.5) U.L.

### SN54/74LS283

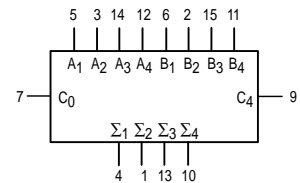
**4-BIT BINARY FULL ADDER WITH FAST CARRY**  
**LOW POWER SCHOTTKY**



**ORDERING INFORMATION**

- SN54LSXXXJ Ceramic
- SN74LSXXXN Plastic
- SN74LSXXXD SOIC

**LOGIC SYMBOL**

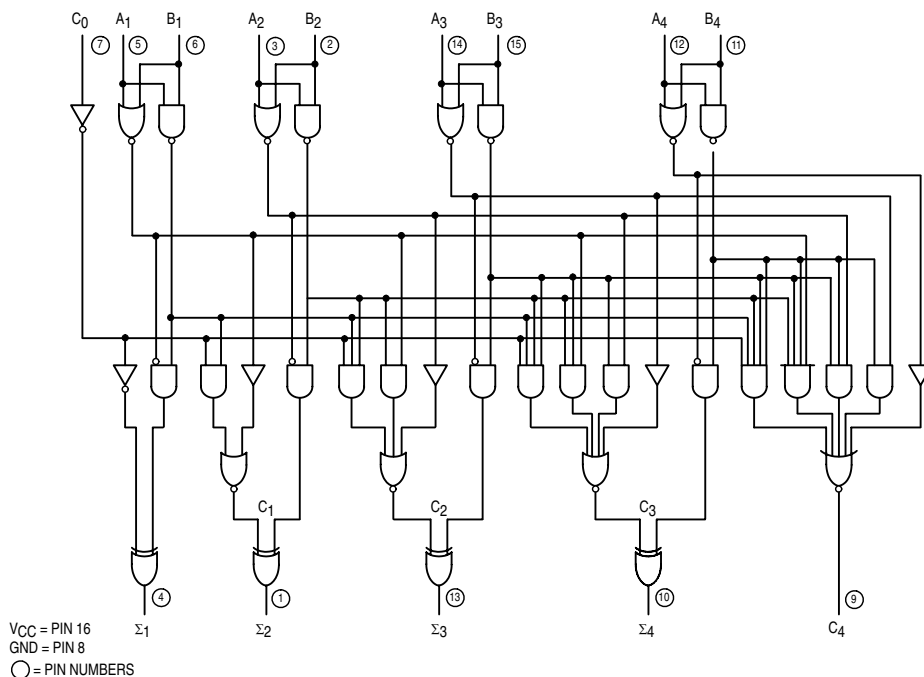


$V_{CC}$  = PIN 16  
 $GND$  = PIN 8

FAST AND LS TTL DATA

## SN54/74LS283

### LOGIC DIAGRAM



### FUNCTIONAL DESCRIPTION

The LS283 adds two 4-bit binary words (A plus B) plus the incoming carry. The binary sum appears on the sum outputs ( $\Sigma_1 - \Sigma_4$ ) and outgoing carry ( $C_4$ ) outputs.

$$C_0 + (A_1 + B_1) + 2(A_2 + B_2) + 4(A_3 + B_3) + 8(A_4 + B_4) = \Sigma_1 + 2\Sigma_2 + 4\Sigma_3 + 8\Sigma_4 + 16C_4$$

Where: (+) = plus

Due to the symmetry of the binary add function the LS283 can be used with either all inputs and outputs active HIGH (positive logic) or with all inputs and outputs active LOW (negative logic). Note that with active HIGH inputs, Carry Input can not be left open, but must be held LOW when no carry in is intended.

#### Example:

	C <sub>0</sub>	A <sub>1</sub>	A <sub>2</sub>	A <sub>3</sub>	A <sub>4</sub>	B <sub>1</sub>	B <sub>2</sub>	B <sub>3</sub>	B <sub>4</sub>	Σ <sub>1</sub>	Σ <sub>2</sub>	Σ <sub>3</sub>	Σ <sub>4</sub>	C <sub>4</sub>
logic levels	L	L	H	L	H	H	L	L	H	H	H	L	L	H
Active HIGH	0	0	1	0	1	1	0	0	1	1	1	0	0	1
Active LOW	1	1	0	1	0	0	1	1	0	0	0	1	1	0

(10+9=19)

(carry+5+6=12)

Interchanging inputs of equal weight does not affect the operation, thus C<sub>0</sub>, A<sub>1</sub>, B<sub>1</sub>, can be arbitrarily assigned to pins 7, 5 or 3.