

# Special instructions for home exam in

## EITF65 Digitalteknik

Dept. of Electrical and  
Information Technology  
Lund University

### 10.00 on August 24, 2020, until latest 12.00 on August 25.

- ▶ Hand-out of exam: at 10.00 on August 24 the exam will be available on the course web page for download. Use your own white sheets for writing solutions. Alternatively, a copy of the exam and empty sheets of paper can be picked up in boxes outside EIT (third floor in E-building) from 10.00.
- ▶ Hand-in of exam: During 10.00-12.00 on August 25 you can hand in your exam solutions at the department (third floor in E-building, hand-in boxes in stairwell). Alternatively, you can hand in by scanning your solutions and email them to the examiner on email address: thomas@eit.lth.se no later than 12.00! But you must then also send the original solutions and this first page with original signature by regular mail to the address below.<sup>1</sup> The exam will not be corrected until this is received.
- ▶ Exam contents: In the home exam there will be problems similar to a standard exam. The grading will require 25/35/45 points for grade 3/4/5, respectively, out of a total of 50. To get grade 5 you additionally need to be approved on an oral exam.
- ▶ Sign-up: You need to have signed up to take the exam.
- ▶ Help and assistance: You are allowed to use any written information you have access to and you are allowed to use computers and programming for computations. **You are not allowed to get assistance in any way from any other person to help you with your solutions.** This includes asking people to post information on forums, etc. It also includes assisting any other person doing the exam. To assure this, you have to formally sign such a statement.<sup>2</sup> **This first page with original signature must be handed in together with your solutions!**

Name:

Personal Code Number:

I solemnly declare that I have not used help from any other person in the process of preparing the exam solutions that I now hand in.

Signature:

Hand in this page with original signature!

<sup>1</sup>Address: Thomas Johansson, Dept. of EIT, Box 118, 22100 Lund, Sweden

<sup>2</sup>Overstepping the rules of help and assistance may lead to suspension from the university.





LUNDS  
UNIVERSITET

Elektro- och informationsteknik

# Tentamen i Digitalteknik, EITF65

24 augusti 2020

- ▶ Skriv anonymkod och identifierare, eller personnummer, på alla papper.
- ▶ Börja en ny uppgift på ett nytt papper. Använd bara en sida av pappret.
- ▶ Lösningarna skall tydligt visa tillvägagångssättet.
- ▶ Minimering av funktioner, var och en för sig, ses som en naturlig del av lösningen. Minimalt antal tillstånd i tillståndsgrafer förväntas. Metoder för bra tillståndskodning behöver ej användas om det inte efterfrågas i uppgiften.
- ▶ Om det efterfrågas skall kopplingar för realiseringar ritas.
- ▶ Hjälpmedel: se instruktioner för hemtenta. Frågor på tentauppgifterna besvaras via email ([thomas@eit.lth.se](mailto:thomas@eit.lth.se)).

Lycka till!

---

## Uppgift 1

Realisera funktionen nedan med ett minimalt nät i **konjunktiv** form. I lösningen ska samtliga primimplikatorer anges, samt vilka av dem som är väsentliga.

$$f^{-1}(1) = \{0, 3, 5, 7, 10, 15, 19, 21, 24, 28, 31\}$$
$$f^{-1}(-) = \{1, 2, 8, 11, 17, 23, 26, 30\}$$

(10p)

---

## Uppgift 2

Ett sekvensnät har två insignaler  $s_1$  och  $s_2$  samt en utsignal  $y$ . Utsignalen  $y(t)$  är 1 om och endast om minst fem av de sex bitarna i

$$s_1(t), s_1(t-1), s_1(t-2), s_2(t), s_2(t-1), s_2(t-2)$$

är ett. Anta att  $s_i(t) = 0$  om  $t < 0$ ,  $i = 1, 2$ . T.ex. ger insignalerna nedan utsignalsekvensen  $y(t)$  enligt,

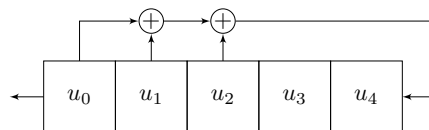
$$s_1(t) = 11101111000101\dots$$
$$s_2(t) = 01110011001100\dots$$
$$y(t) = 00110001000000\dots$$

Konstruera sekvensnätet med ett minimalt antal D-element. Realisera nätet och rita!  
(10p)

---

## Uppgift 3

Betrakta det linjärt återkopplade skiftregister (LFSR) som illustreras i Figur 3.1. Låt starttillståndet vara  $(u_0, u_1, \dots, u_4) = 10100$ , och låt sekvensen  $u$  genereras enligt figuren.



**Figur 3.1:** Ett LFSR som genererar sekvensen  $u$ .

- Skriv upp  $D$ -transformen för sekvensen  $u$ .
- Bestäm perioden för sekvensen  $u$ .
- Finns det kortaste linjärt återkopplade skiftregister som kan generera  $u$ . Rita upp det!
- Antag nu att man till sekvensen  $u$  adderar sekvensen  $[1]^\infty$  (addition positionsvis modulo 2). Bestäm kopplingspolynomet för det kortaste linjärt återkopplade skiftregister som kan generera den nya sekvensen.

(1+2+3+4=10p)

---

---

## Uppgift 4

Du ansvarar för en digital konstruktion som ska hantera fyra övervakningskameror kopplade till en monitor. Varje kamera levererar som insignal till konstruktionen en sekvens av 4-bitars värden  $\mathbf{u}_i(t)$ ,  $i = 0, \dots, 3$  med hastigheten 1Mbit/s som representerar bilden. Anta notationen  $\mathbf{u}_i(t) = (u_i^{(0)}(t), u_i^{(1)}(t), u_i^{(2)}(t), u_i^{(3)}(t))$ ,  $i = 0, \dots, 3$ .

Varje kamera har även ytterligare en signal  $v_i(t)$ ,  $i = 0, \dots, 3$  som om den är hög indikerar att alarmet där kameran är placerad har gått. Din konstruktion ska fungera så att om någon alarmsignal är hög ska bilden från just den kameran visas på monitorn, i annat fall ska bilden från kamera 0 alltid visas. Utsignalen från din konstruktion ska vara en sekvens av 4-bitars värden som kopplas till monitorn samt ytterligare en utsignal, som kopplas till en röd lampa som lyser om utsignalen är hög. Lampan ska alltså lysa om något larm har gått.

- (a) Konstruera en minimal kombinatorisk krets  $K$  med  $v_i(t)$ ,  $i = 0, \dots, 3$  som insignaler, och som har tre utsignaler (Alarm,  $k_0$ ,  $k_1$ ). Utsignalen Alarm ska vara ett om något larm har gått, och  $k_0$ ,  $k_1$  ska då numeriskt representera den kamera vars larm har gått. Om Alarm = 0 så ska  $(k_0, k_1) = (0, 0)$ . Valfria grindar. Rita!
- (b) Gör nu hela konstruktionen, som ska använda sig av komponenter av typen: multiplexer enligt datablad längst bak i tentan, 1 MHz klocka, valfria grindar, D-vippor och den kombinatoriska kretsen  $K$  från (a). Rita upp i detalj!

(2+8=10p)

---

## Uppgift 5

Låt  $x_1(t)$ ,  $x_2(t)$  vara en två binära signaler med  $t \in \mathbb{R}$ . Om  $x_i(t) = 1$  under  $t_0 < t < t_1$  med  $x_i(t_0) = x_i(t_1) = 0$  så kallar vi detta för en puls. Längden på pulser och avståndet mellan pulser är alltid mycket större än grindfördröjningen. Konstruera ett minimalt asynkront sekvensnät vars utsignal  $y(t)$  är  $y(t) = 1$  från den tid då minst en puls på varje insignal har kommit in, annars är  $y(t) = 0$ . Sekvensnätet kan vara av Moore typ. Realisera det asynkrona nätet och rita!

(10p)

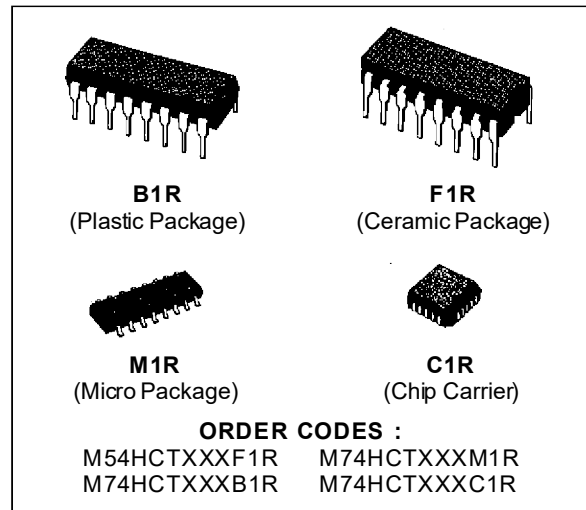
---

Lycka till!

## HCT157 QUAD 2 CHANNEL MULTIPLEXER

## HCT158 QUAD 2 CHANNEL MULTIPLEXER (INV.)

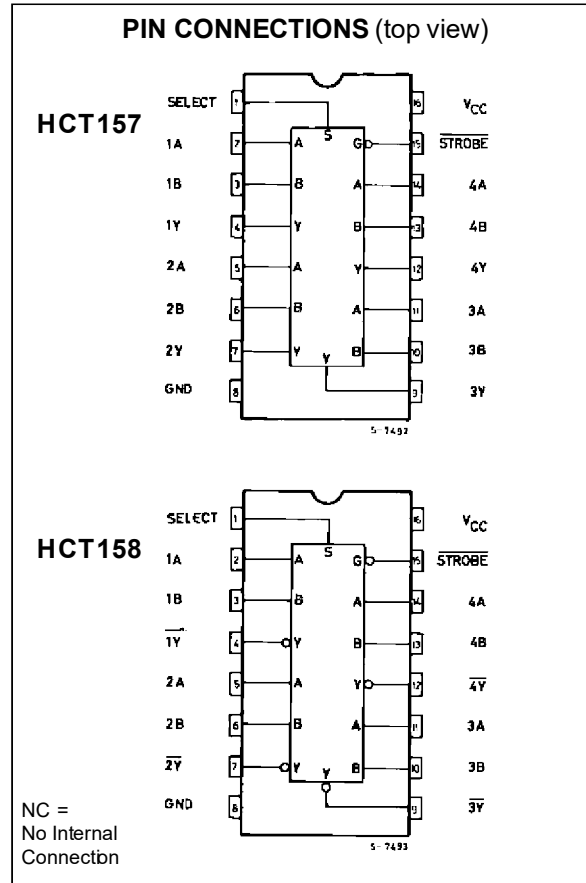
- HIGH SPEED  
 $t_{PD} = 21 \text{ ns (TYP.) AT } V_{CC} = 5 \text{ V}$
- LOW POWER DISSIPATION  
 $I_{CC} = 4 \mu\text{A (MAX.) AT } T_A = 25 \text{ }^\circ\text{C}$
- COMPATIBLE WITH TTL OUTPUTS  
 $V_{IH} = 2\text{V (MIN.) } V_{IL} = 0.8\text{V (MAX)}$
- OUTPUT DRIVE CAPABILITY  
 10 LSTTL LOADS
- SYMMETRICAL OUTPUT IMPEDANCE  
 $|I_{OH}| = I_{OL} = 4 \text{ mA (MIN.)}$
- BALANCED PROPAGATION DELAYS  
 $t_{PLH} = t_{PHL}$
- PIN AND FUNCTION COMPATIBLE  
 WITH 54/74LS157/158



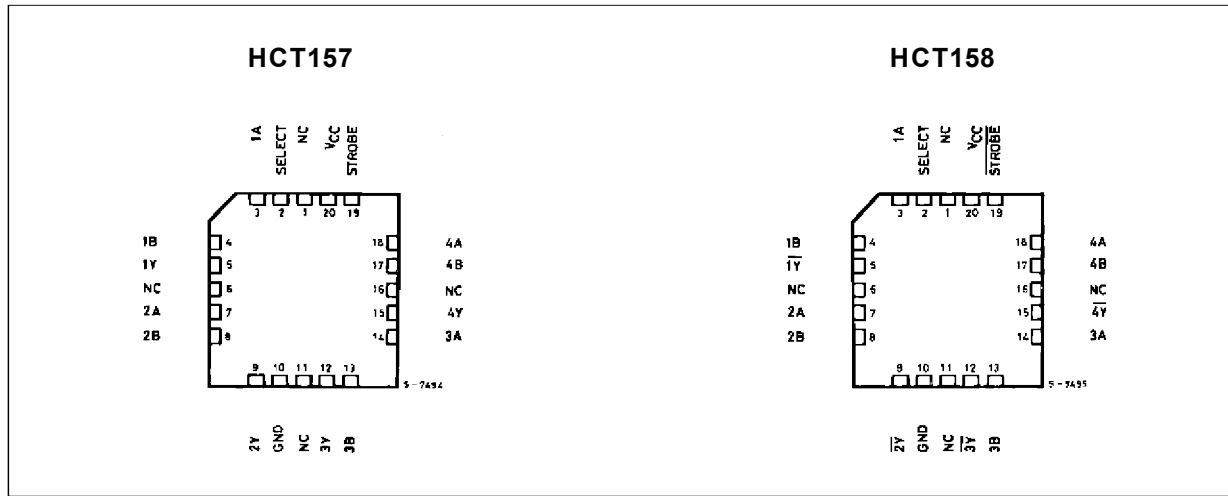
### DESCRIPTION

The M54/74HCT157 and the M54/74HCT158 are high speed CMOS QUAD 2-CHANNEL MULTIPLEXERS fabricated with silicon gate C<sup>2</sup>MOS technology. They achieve the high speed operation similar to equivalent LSTTL while maintaining the CMOS low power dissipation.

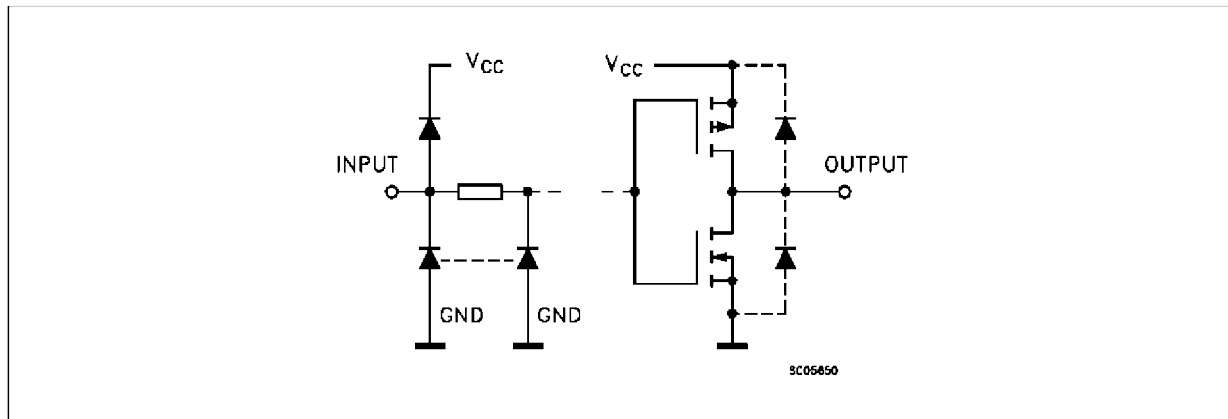
These devices consist of four 2-input digital multiplexers with common select and strobe inputs. The HCT158 is an inverting multiplexer while the HCT157 is a non-inverting multiplexer. When the  $\overline{\text{STROBE}}$  input is held High, selection of data is inhibited and all the outputs become Low in the M74HCT157 and High in the M74HCT158. The SELECT decoding determines whether the A or B inputs get routed to their corresponding Y outputs. All inputs are equipped with protection circuits against static discharge and transient excess voltage. M54/74HCT devices are designed to directly interface HSC<sup>2</sup>MOS systems with TTL and NMOS components. They are also plug in replacements for LSTTL devices giving a reduction of power consumption.



CHIP CARRIER



INPUT AND OUTPUT EQUIVALENT CIRCUIT



PIN DESCRIPTION (for HCT157)

PIN No	SYMBOL	NAME AND FUNCTION
1	SELECT	Common Data Select Input
2, 5, 11, 14	1A to 4A	Data Inputs From Source A
3, 6, 10, 13	1B to 4B	Data Inputs From Source B
4, 7, 9, 12	1Y to 4Y	Multiplexer Output
15	STROBE	Strobe Input
8	GND	Ground (0V)
16	V <sub>CC</sub>	Positive Supply Voltage

PIN DESCRIPTION (for HCT158)

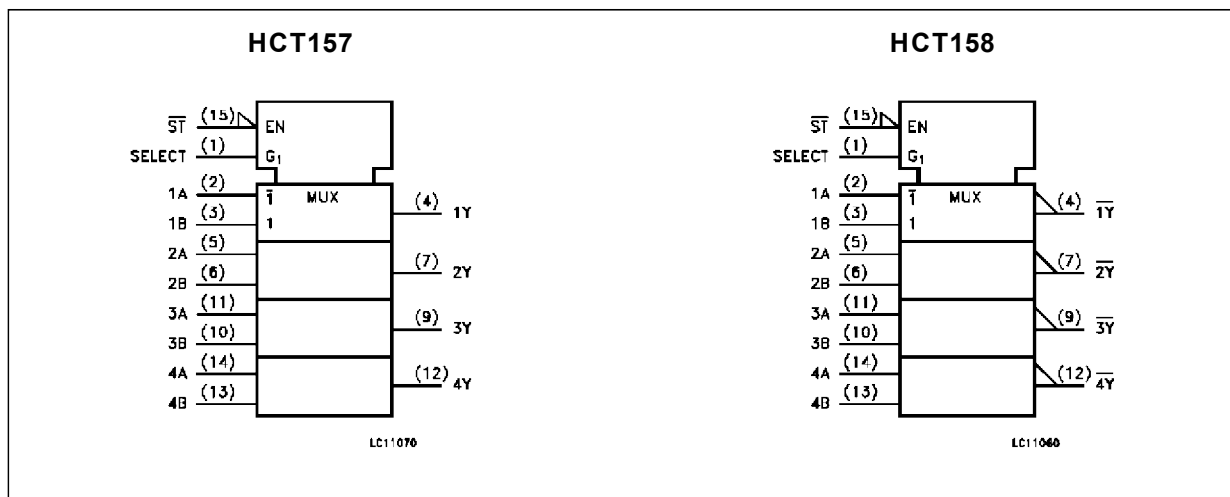
PIN No	SYMBOL	NAME AND FUNCTION
1	SELECT	Common Data Select Input
2, 5, 11, 14	1A to 4A	Data Inputs From Source A
3, 6, 10, 13	1B to 4B	Data Inputs From Source B
4, 7, 9, 12	$\overline{1Y}$ to $\overline{4Y}$	Multiplexer Output
15	STROBE	Strobe Input
8	GND	Ground (0V)
16	V <sub>CC</sub>	Positive Supply Voltage

TRUTH TABLE

INPUTS				OUTPUTS	
STROBE	SELECT	A	B	Y (HCT157)	Y (HCT158)
H	X	X	X	L	H
L	L	L	X	L	H
L	L	H	X	H	L
L	H	X	L	L	H
L	H	X	H	H	L

X: DON'T CARE

IEC LOGIC SYMBOL



LOGIC DIAGRAM

