



LUNDS TEKNISKA  
HÖGSKOLA  
Lunds universitet

# MIDI styrd C-64 synthesizer

Digitala projekt VT 2004  
**Martin Kvistholm**

## Innehållsförteckning

Inledning .....	3
Bakgrund.....	3
Teknisk data.....	3
Konstruktion .....	4
Kretsschema.....	5
Sammanfattning och slutsatser .....	6
Referenser .....	6
Appendix A.....	7

## Inledning

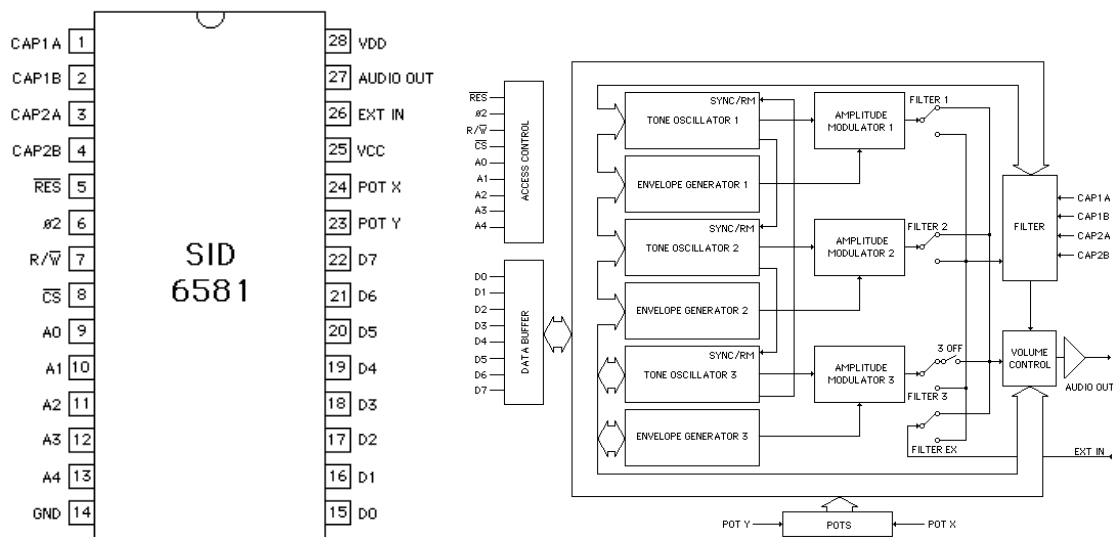
Dagens musik inspireras ofta av tidigare decenniers genre, om det så gäller samplingar eller dåtidens instrument. 80-talets synthmusik har skapat ett nostalgiskt spår i musikhistorien. Den sköna retro klangen från Commodore 64 datorn gjorde mig inspirerad till detta projekt. Att skapa en MIDI styrd C64 synth.

## Bakgrund

Ljud-chipet i Commodore 64 och Commodore 128 kallas SID (Sound Interface Device). I äldre C64:or har SID-chipet modellbeteckningen 6581 medan det chip som finns i nyare C64:or har modellbeteckningen 8580. Dessa båda chip är ur programmeringssynpunkt helt kompatibla men ljudet de producerar skiljer sig något åt. När Commodore 64 började säljas 1982 var SID-chipet en sensation. Ljud av denna klass hade inte funnits tidigare i hemdatorer. Tidningen BYTE har utnämnt SID-chipet till ett av datorhistoriens 20 viktigaste chip. På 1980-talet var det många som tyckte att det ljud som SID-chipet producerade var bättre än vad dåtidens synthesizers kunde åstadkomma.

## Teknisk data

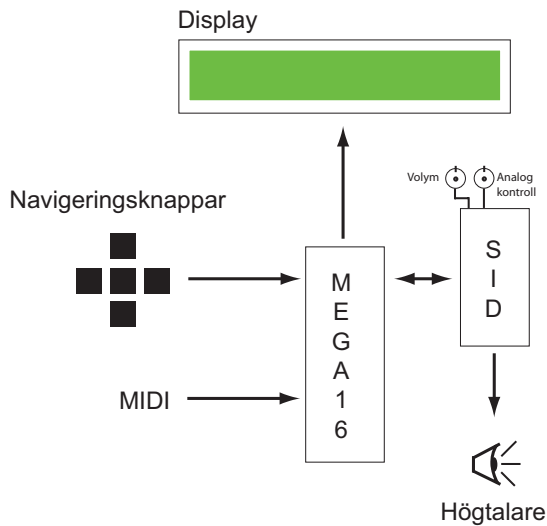
Konstruktionen för detta chip är som gjort för att tillämpa i andra projekt. Möjligheten att enkelt skapa komplicerade ljud har gjorts enkel genom att välja register och skriva data till det. 2 st. A/D omvandlare ger möjligheten till analog direktkommunikation med SID-chipet. Egenskaperna samt pin-konfiguration med blockdiagram (Figur 1.) för SID-chipet kan ses nedan [1]. En mer detaljerad sammanfattning är beskriven i *Appendix A*.



Figur 1. pin-konfiguration (till vänster) och blockdiagram (till höger)

## Konstruktion

Hjärnan för konstruktion blev mikroprocessorn från Atmel, AT MEGA 16. Tanken var att kunna styra "klaviaturen" från en dator via midiporten. Jag ville dessutom kunna manipulera karaktären på det ljud som spelades med hjälp av navigeringsknappar och display. Se *Figur 2* nedan.



*Figur 2. Konstruktionsöverblick*

MIDI-kommunikationen utfördes genom mikroprocessorns USART (Universal Synchronous Asynchronous Receiver Transmitter). Navigeringsknapparna var kopplade som ingångar och kortslöts till en logisk nolla då nedtryckta. Tanken var att generera ett interrupt då någon av knapparna trycktes ner. Möjliga problem som kontaktstudsar och komplicerade initieringar gjorde att jag istället valde att använda mig av polling för att lösa problemet. En display var kopplad till mikroprocessorn som åskådliggjorde de möjliga inställningarna för SID-chipet. Från SID-chipet fanns 2 analoga kontroll potentiometrer kopplade. En som styrde volymen samt en som styrde värdet för ett aktuellt register. Tanken var att pila sig fram till en inställning med navigeringsknapparna, aktivera registret och sedan manipulera värdet med den analoga kontrollern. A/D omvandlaren i SID-chipet omvandlar den analoga potentialen till ett digitalt värde (0-255) som hämtas via mikroprocessorn. Detta värde används sedan för att uppdatera displayen samt för att skrivas tillbaka till SID-chipet till det relevanta registret. Det ljud som generas hamnar på SID-chipets audio utgång och kan nu kopplas vidare till en förstärkare om så önskas.

## Kretsschema

- **Mikroprocessor (AT MEGA 16)**

Styrkretsen som agerar som hjärnan i kretslösningen [2].

- **SID**

Den musikskapande kretsen [1]. Då CS (chip-select) sätts låg kan PORTB från mikroprocessorn användas för att läsa eller skicka data till SID-kretsen (D0-D7). Valet mellan att läsa och skriva sköts via R/W (read/write). Adresseringen sköts från mikroprocessorn via PORTA (PA0-PA4). 2 trimpotentiometrar (POTX, POTY) är kopplade för A/D omvandling.

- **Display**

En HD44780 baserad display [3]. Kopplad i 8-bits I/O läge till PORTB på mikroprocessorn.

- **J TAG**

Ett seriekommunikations system för att programmera och debugga mikroprocessorn.

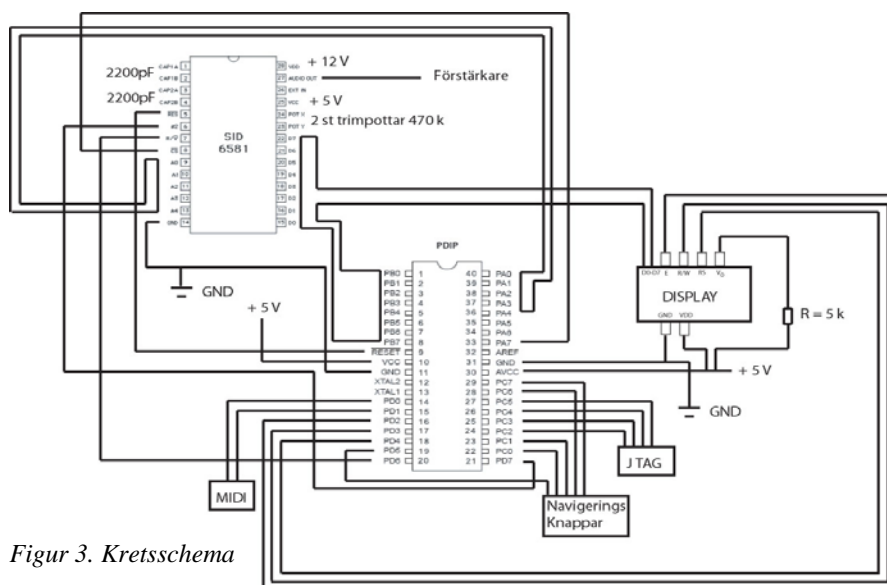
- **MIDI**

Ett seriekommunikations system för att kontrollera SID chipets utsignalfrekvens. Styrts via mikroprocessorns USART.

- **Navigeringsknappar**

Knappar som fungerar för ett navigationsystem på displayen. Knappen uppfattas som nedtryckt då mikroprocessorn får en jordad signal på respektive pin (PC0, PC1, PC6, PC7, PD5)

Se Figur 3.



Figur 3. Kretsschema

## Sammanfattning och slutsatser

SID-chipet är som gjort för att ingå i egna projektsammanhang. Hanteringen av alla inställningar utgjorde svårigheten i detta projekt. Mikroprocessorn AT MEGA 16 räckte mer än väl till för de specifikationer jag bestämt mig för. Som nybörjare inom detta område hade jag svårt att tolka alla datablad och strukturera upp arbetet på ett vettigt sätt. Detta blev nu också det mest tidskrävande området och även det mest lärorika. Jag blev tvungen att begränsa mina idéer och koncentrera mig på det mest grundläggande. Jag hade till en början tänkt mig att skapa förinställda "instrument" som kunde väljas via MIDI-porten samt även att seriekoppla flera SID-chip via EXT IN ingången. Kunskaperna från detta projekt har gett mig möjligheten att börja förverkliga de många idéer som jag en gång funderat på.

## Referenser

- [1] <http://stud1.tuwien.ac.at/~e9426444/index.html>
- [2] [http://www.it.lth.se/datablad/Processors/ATmega16\\_sum.pdf](http://www.it.lth.se/datablad/Processors/ATmega16_sum.pdf)
- [3] <http://www.it.lth.se/datablad/display/LCD.pdf>

e99mkv  
Martin Kvistholm

## Appendix A

- **3 TONE OSCILLATORS**  
Range: 0-4 kHz
- **4 WAVEFORMS PER OSCILLATOR**  
Triangle, Sawtooth, Variable Pulse, Noise
- **3 AMPLITUDE MODULATORS**  
Range: 48 dB
- **3 ENVELOPE GENERATORS**  
Exponential response  
Attack Rate: 2 ms - 8 s  
Decay Rate: 6 ms - 24 s  
Sustain Level: 0 - peak volume  
Release Rate: 6 ms - 24 s
- **OSCILLATOR SYNCHRONIZATION**
- **RING MODULATION**
- **PROGRAMMABLE FILTER**  
Cutoff range: 30 Hz - 12 kHz  
12 dB/octave Rolloff  
Low pass, Bandpass, High pass, Notch outputs  
Variable Resonance
- **MASTER VOLUME CONTROL**
- **2 A/D POT INTERFACES**
- **RANDOM NUMBER/MODULATION GENERATOR**
- **EXTERNAL AUDIO INPUT**

### **CAP1A, CAP1B (Pins 1, 2)/ CAP2A, CAP2B (pins 3,4)**

These pins are used to connect the two integrating capacitors required by the programmable filter. C1 connects between pins 1 and 2, C2 between pins 3 and 4. Both capacitors should be the same value. Normal operation of the Filter over the audio range (approximately 30Hz- 12kHz) is accomplished with a value of 2200 pF for C1 and C2. The maximum cutoff frequency of the filter is given by:

$$f_{Cmax} = 2.6E-5 / C$$

Where C is the capacitor value. The range of the Filter extends 9 octaves below the maximum cutoff frequency.

### **RES (Pin 5)**

This TTL-level input is the reset control for SID. When brought low for at least ten  $\phi 2$  cycles, all internal registers are reset to zero and the audio output is silenced.

### **$\phi 2$ (Pin 6)**

This TTL-level input is the master clock for SID. All oscillator frequencies and envelope rates are referenced to this clock.  $\phi 2$  also controls data transfers between SID and the microprocessor. Data can only be transferred when  $\phi 2$  is high. Essentially,  $\phi 2$  acts as a high-active chip select as far as data transfers are concerned. This pin is normally connected to the system clock, with a nominal operating frequency of 1.0 MHz.

### **R/W (Pin 7)**

This TTL-level input controls the direction of data transfers between SID and the microprocessor. If the chip select conditions have been met, a high on this line allows the microprocessor to read data from the selected SID register and a low allows the microprocessor to write data into the selected SID register.

**CS (Pin 8)**

This TTL-level input is a low active chip select which controls data transfers between SID and the microprocessor. CS must be low for any transfer. A read from the selected SID register can only occur if CS is low,  $\phi 2$  is high and R/W is high. A write to the selected SID register can only occur if CS is low,  $\phi 2$  is high and R/W is low.

**A0-A4 (Pins 9-13)**

These TTL-level inputs are used to select one of the 29 SID registers. Although enough addresses are provided to select 1 of 32 registers, the remaining three register locations are not used. A write to any of these three locations is ignored and a read returns invalid data.

**GND (Pin 14)**

For best results, the ground line between SID and the power supply should be separate from ground lines to other digital circuitry. This will minimize digital noise at the audio output.

**D0-D7 (Pins 15-22)**

These bidirectional lines are used to transfer data between SID and the microprocessor. They are TTL compatible in the input mode and capable of driving 2 TTL loads in the output mode. The data buffers are usually in the high-impedance off state. During a write operation, the data buffers remain in the off (input) state and the microprocessor supplies data to SID over these lines. During a read operation, the data buffers turn on and SID supplies data to the microprocessor over these lines.

**POTX, POTY (Pins 24, 23)**

These pins are inputs to the A/D converters used to digitize the position of potentiometers. The conversion process is based on the time constant of a capacitor tied from the POT pin to ground, charged by a potentiometer tied from the POT pin to +5 volts. The component values are determined by:

$$R \cdot C = 4.7E-4$$

Where R is the maximum resistance of the pot and C is the capacitor. The larger the capacitor, the smaller the POT value jitter. The recommended values for R and C are 470 kOhm and 1000 pF. Note that a separate pot and cap are required for each POT pin.

**Vcc (Pin 25)**

As with the GND line, a separate +5 VDC line should be run between SID Vcc and the power supply in order to minimize noise. A bypass capacitor should be located close to the pin.

**EXT IN (Pin 26)**

This analog input allows external audio signals to be mixed with the audio output of SID or processed through the filter. Typical sources include voice, guitar, and organ. The input impedance of this pin is on the order of 100 kOhm. Any signal applied directly to the pin should ride at a DC level of 6 volts and should not exceed 3 volts p-p. In order to prevent any interference caused by DC level differences, external signals should be AC-coupled to EXT IN by an electrolytic capacitor in the 1-10 uF range. As the direct audio path (FILTEX = 0) has unity gain, EXT IN can be used to mix outputs of many SID chips by daisy-chaining. The number of chips that can be chained in this manner is determined by the amount of noise and distortion allowable at the final output. Note that the output volume control will affect not only the three SID voices, but also any external inputs.

**AUDIO OUT (Pin 27)**

This open-source buffer is the final audio output of SID, comprised of the three SID voices, the filter and any external input. The output level is set by the output volume control and reaches a maximum of 2 volts p-p at a DC level of 6 volts. A source resistor from AUDIO OUT to ground is required for proper operation. The recommended resistance is 1 kOhm for a standard output impedance. As the output of SID rides at a 6-volt DC level, it should be AC-coupled to any amplifier with an electrolytic capacitor in the 1-10 uF range.

**Vdd (Pin 28)**

As with Vcc, a separate +12 VDC line should be run to SID Vdd and a bypass capacitor should be used.