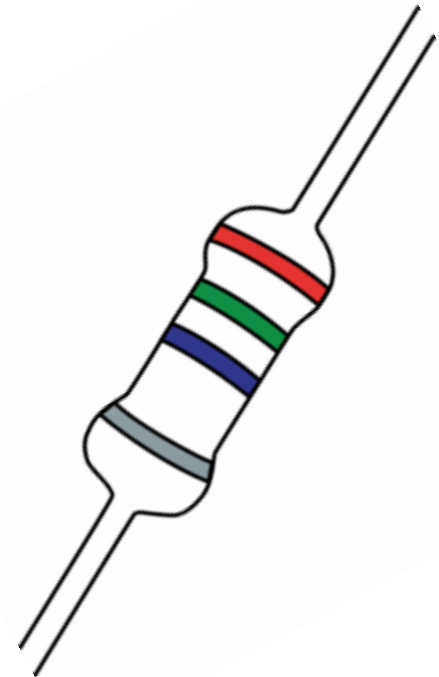


- Aktiva Filter
- Klippning. Offset. Slewrate
- Avkopplingskondensatorer
- Transistorer - MOSFETs



# Lab 3/4

---

## Laboration 3 nästa vecka

- Förberedelseuppgifter
  - Ingen labrapport

## Laboration 4 - miniprojekt

Anmälan på hemsidan

Projektnummer du får vid anmälan (1-5)

Bygga en liten krets och presentera den vid labtillfället (1h)

## För att bli godkänd

- Du ska demonstrera en **fungerande** krets - se till att ha kopplat upp den innan!
- Du ska presentera vad du gjort – **7-10** minuters presentation. (Powerpoint)

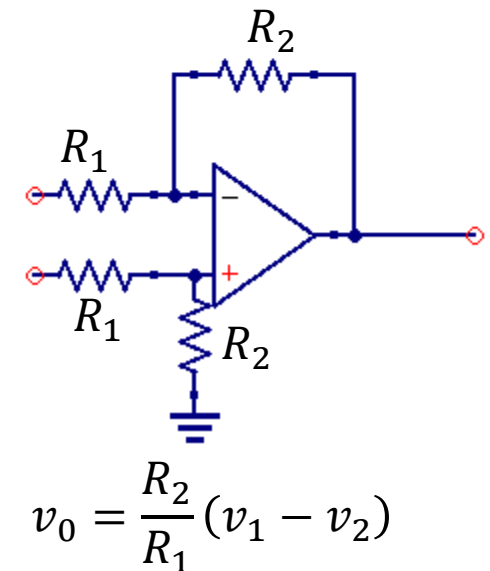
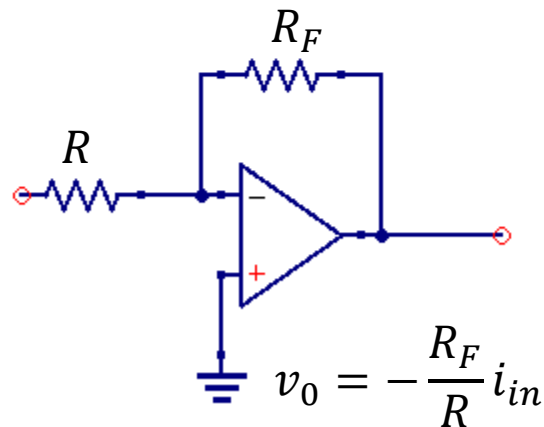
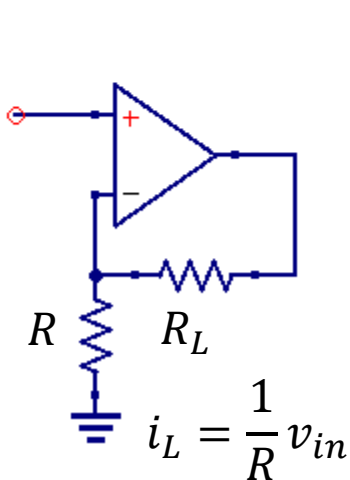
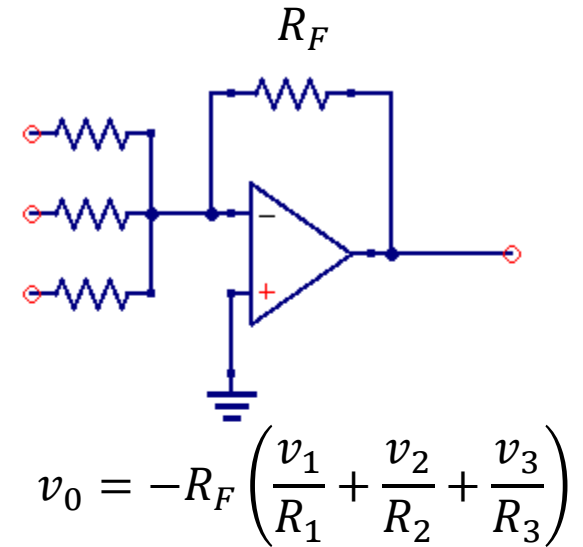
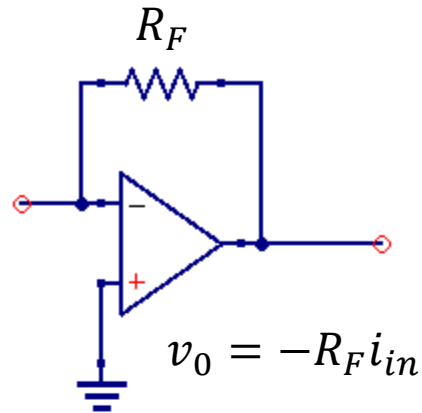
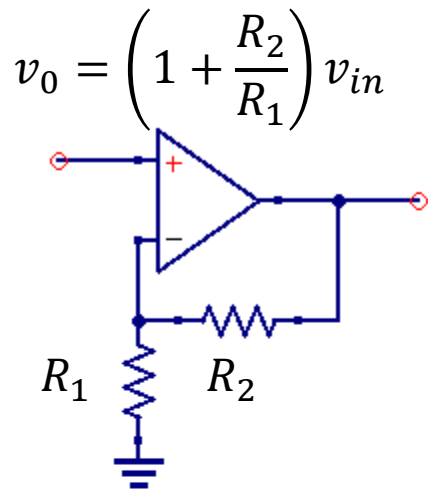
**Börja med kretsen i tid!!**

# Schemaändringar

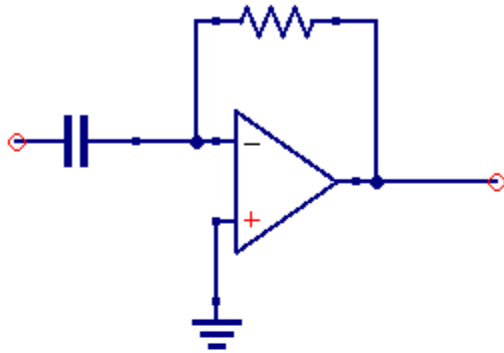
---

- Inget seminarium denna vecka!

# Grundläggande OP-kretsar (utantill / härleda!)

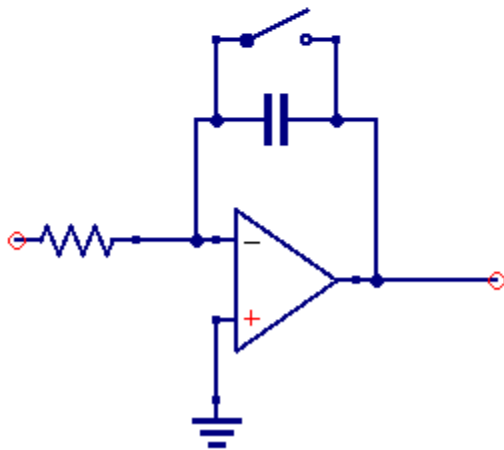


# Grundläggande OP-kretsar (utantill / härleda!)



Derivator

$$v_0 = -\frac{1}{RC} \frac{dv_{in}}{dt}$$



Integrator

$$v_0 = -\frac{1}{RC} \int_0^t v_{in}(t) dt$$

# Icke-ideal operationsförstärkare

$v_n/v_p$  måste vara lite mindre (0.7-3V) än  $|V_{CC}|$

- Små  $V_{CC}$

Klipping / Distortion:

Maximal utspänning: Lite mindre (0.7-1V) än  $|V_{CC}|$

Maximal utström: (10-30 mA)

- Stora spänningar
- Stora strömmar

Offset Voltage:

- Små signaler (mV)

DC biasströmmar  $i_n/i_p > 0$

- Små signaler (mV) och stora resistanser

Slew Rate

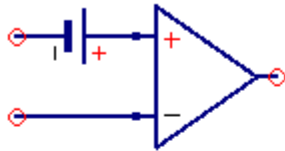
- Snabba signaler
- Höga frekvenser

Frekvensberoende förstärkning:  $A_d \approx \frac{A_{d0}}{1+j\frac{\omega}{\omega_0}}$

- Höga frekvenser (kHz-MHz)
- Stora förstärkningar

# Icke-idealiteter hos OpAmp vid DC

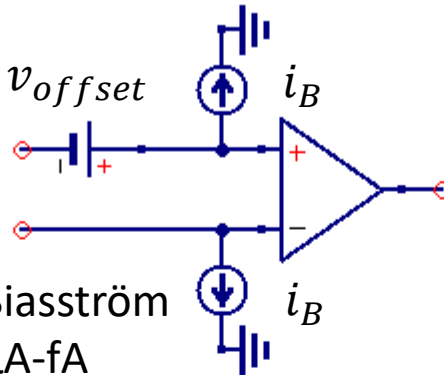
$v_{offset}$



Offsetspänning  
+/- 1-5 mV

OP-ampen ger en  
utspänning även om  
 $v_p = v_n = 0V$

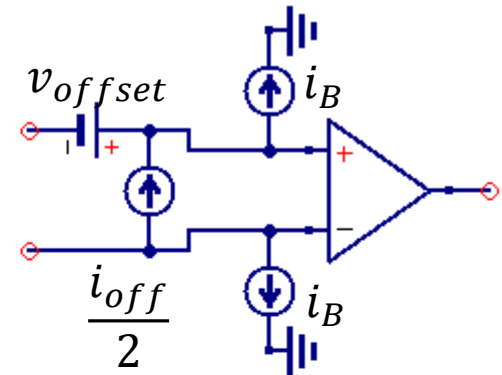
$v_{offset}$



Biasström  
 $\mu A$ -fA

Biaseringsström:  
 $i_p, i_n > 0$ .

$v_{offset}$

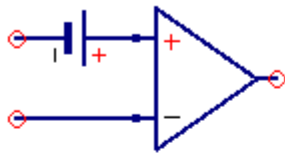


Obalanserad  
Biasström  
 $\mu A$ -fA

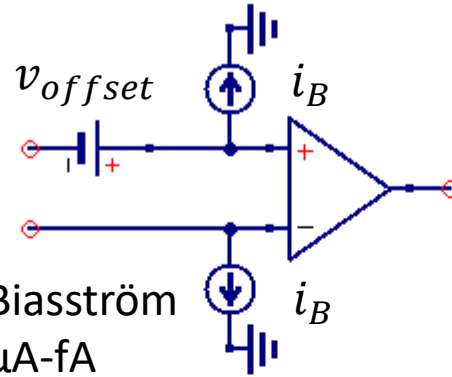
Obalanserad  
Biaseringsström:  
 $i_p \neq i_n$ .

# Icke-idealiteter hos OpAmp vid DC

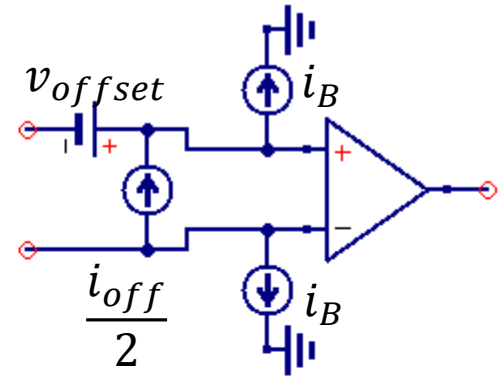
$v_{offset}$



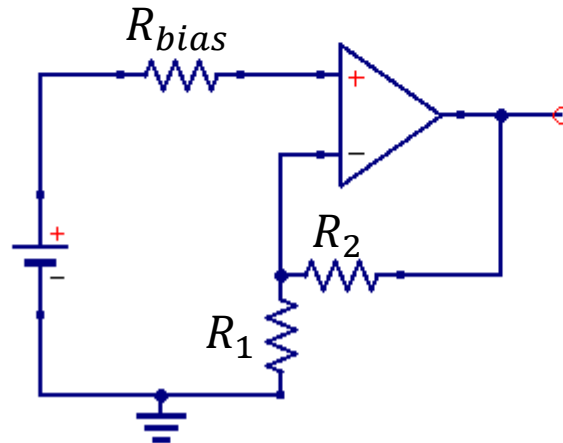
Offsetspänning  
+/- 1-5 mV



Biasström  
 $\mu\text{A-fA}$



Obalanserad Biasström  
 $\mu\text{A-fA}$



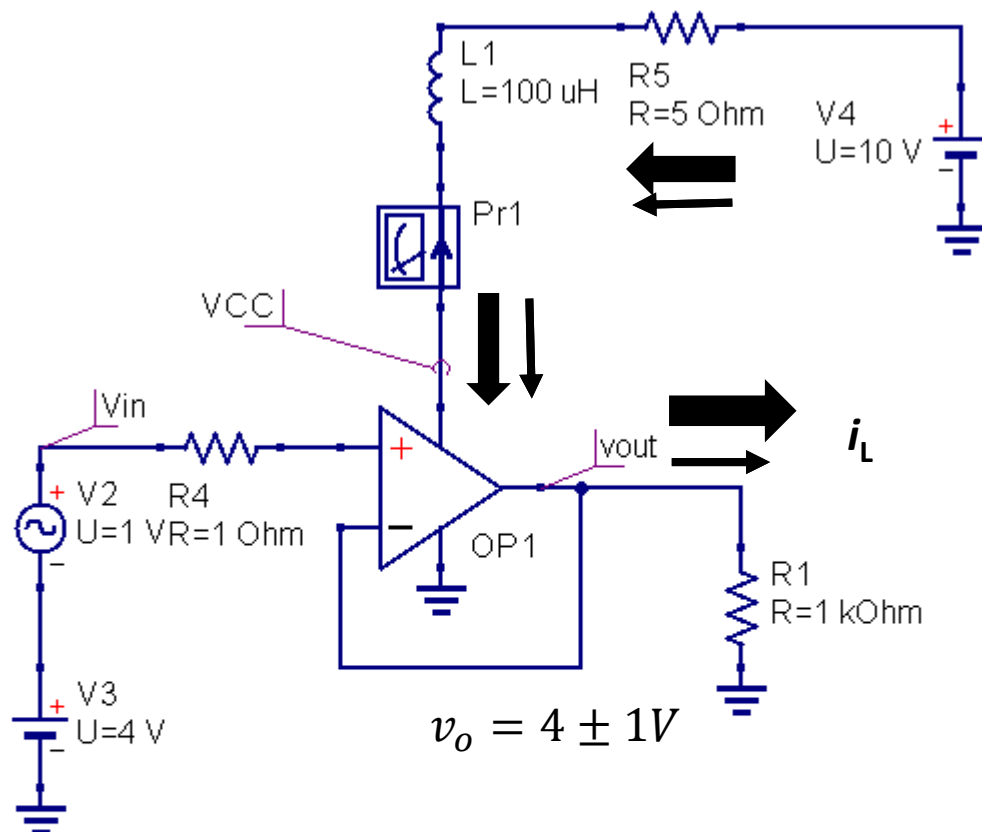
Effekten av biasströmmen  
kan elimineras genom extra  
resistanser.

Ex.

$$R_{bias} = R_1 || R_2$$



# Avkoppling - Biasering



Elektriska ledare & sladdar

- Induktans
- Resistans

Då  $i_L$  ökar drar OP-ampen mer ström genom biaseringen!

Spänningsförluster i  $L_1$  och  $R_5$  gör att  $V_{CC}$  ändras!

Op-ampens förstärkning ändras då  $V_{CC}$  ändras.

Kan ge upphov till 'konstiga' fel, speciellt vid höga frekvenser (10+ kHz på breadboarden..)

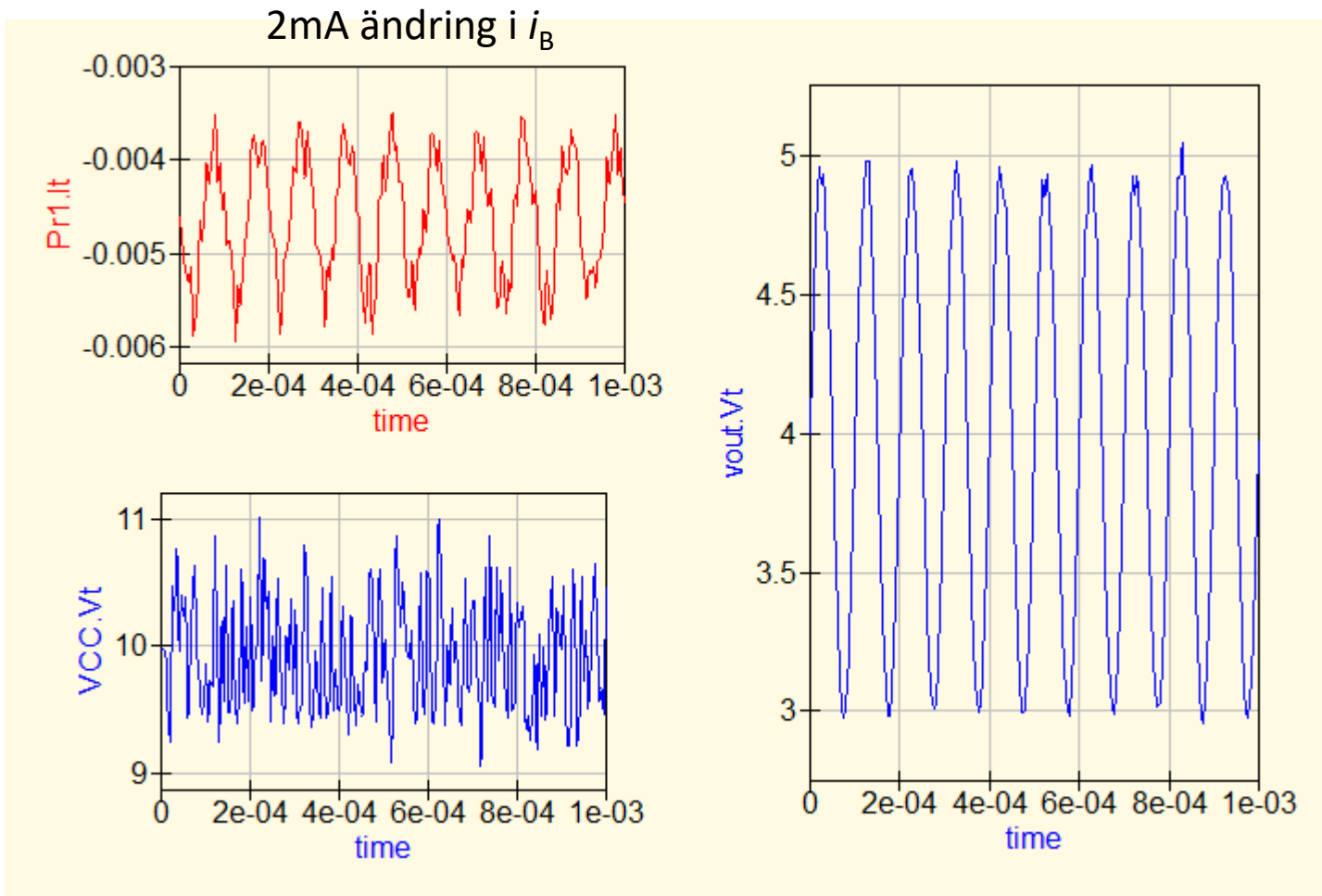
dc-simulering

DC1

transientsimulering

TR1  
Type=lin  
Start=0  
Stop=1ms

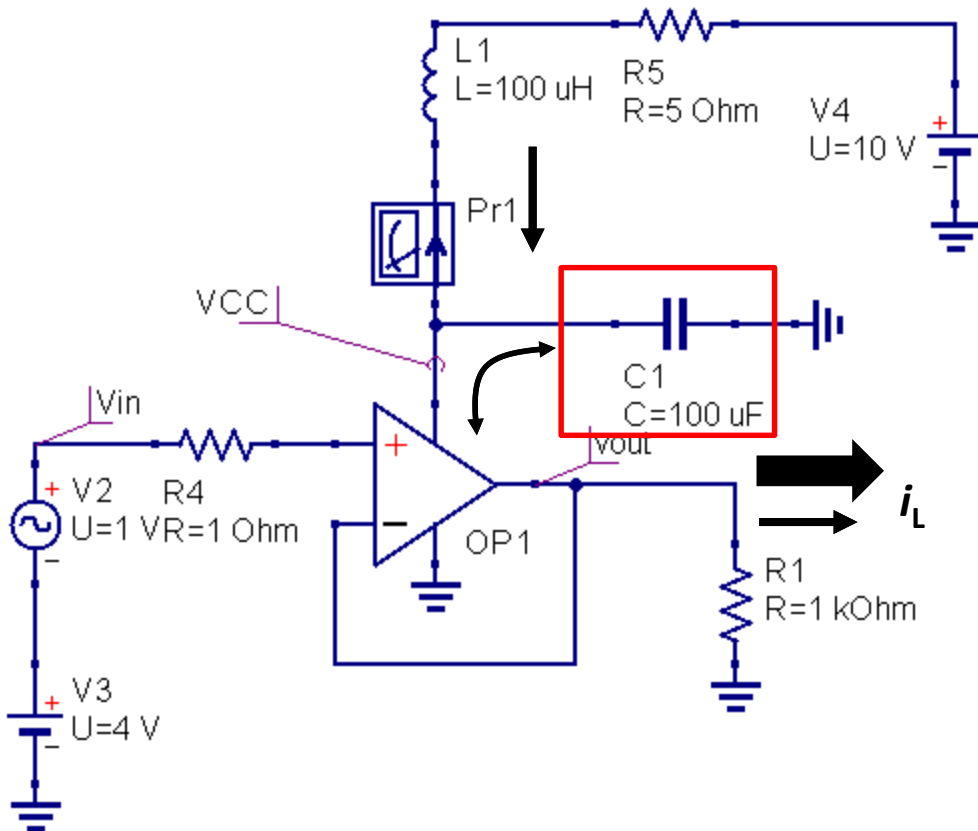
# Avkoppling - Biasering



Utan avkoppling:  $V_{CC}$  ändras +/- 2V!!

Op-ampens förstärkning varierar lite med  $V_{CC}$

# Avkoppling - Biasering



Lösning – placera kondensatorer nära  $\pm V_{CC}$  och jord på OP-ampen.

Kan förse OP-ampen med extra elektrisk energi

Stabiliserar spänningen då ström flyter in/ut ur kondensatorn – inget extra spenningsfall över  $L_1$  och  $R_5$ !

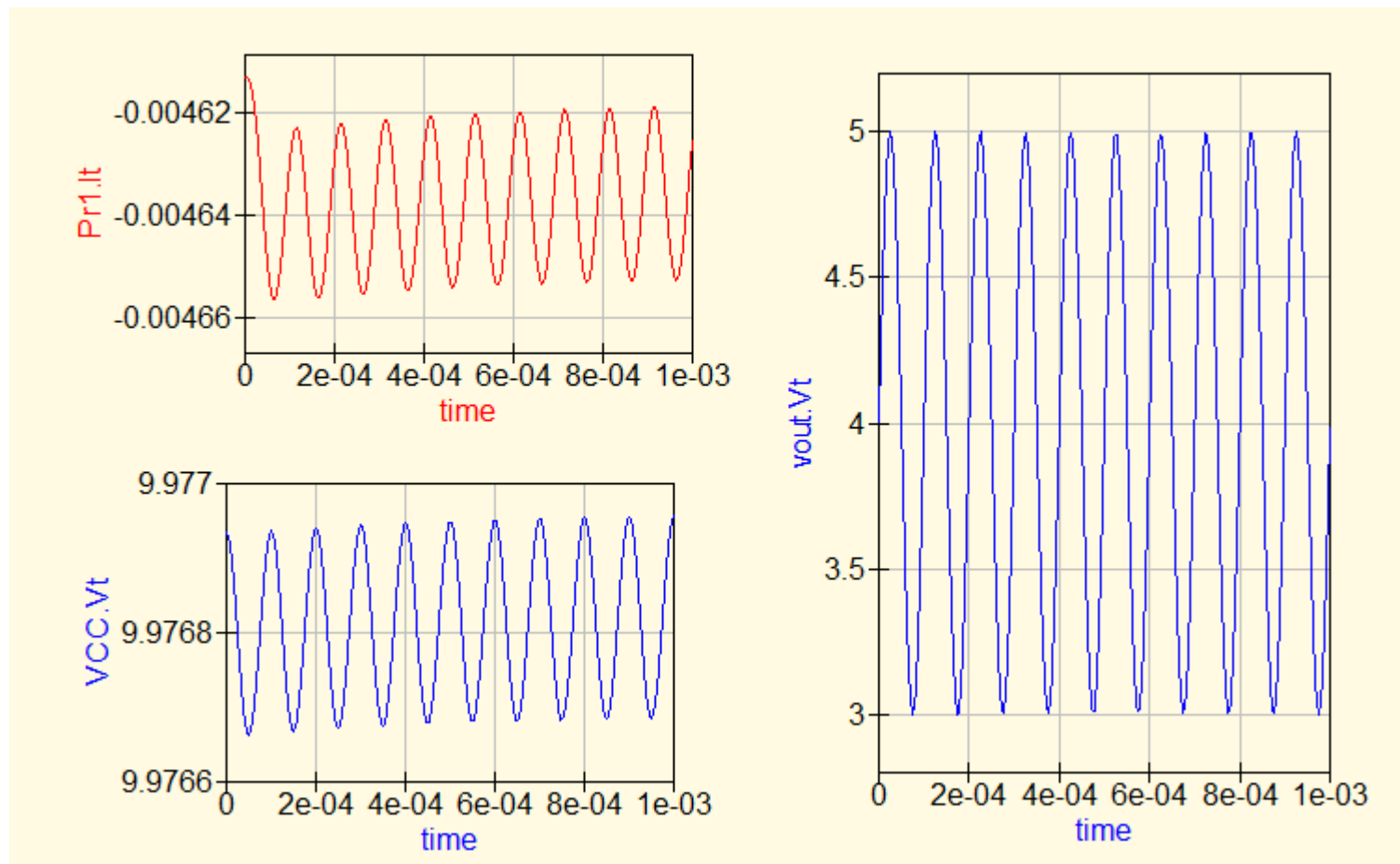
dc-simulering

DC1

transientsimulering

TR1  
Type=lin  
Start=0  
Stop=1 ms

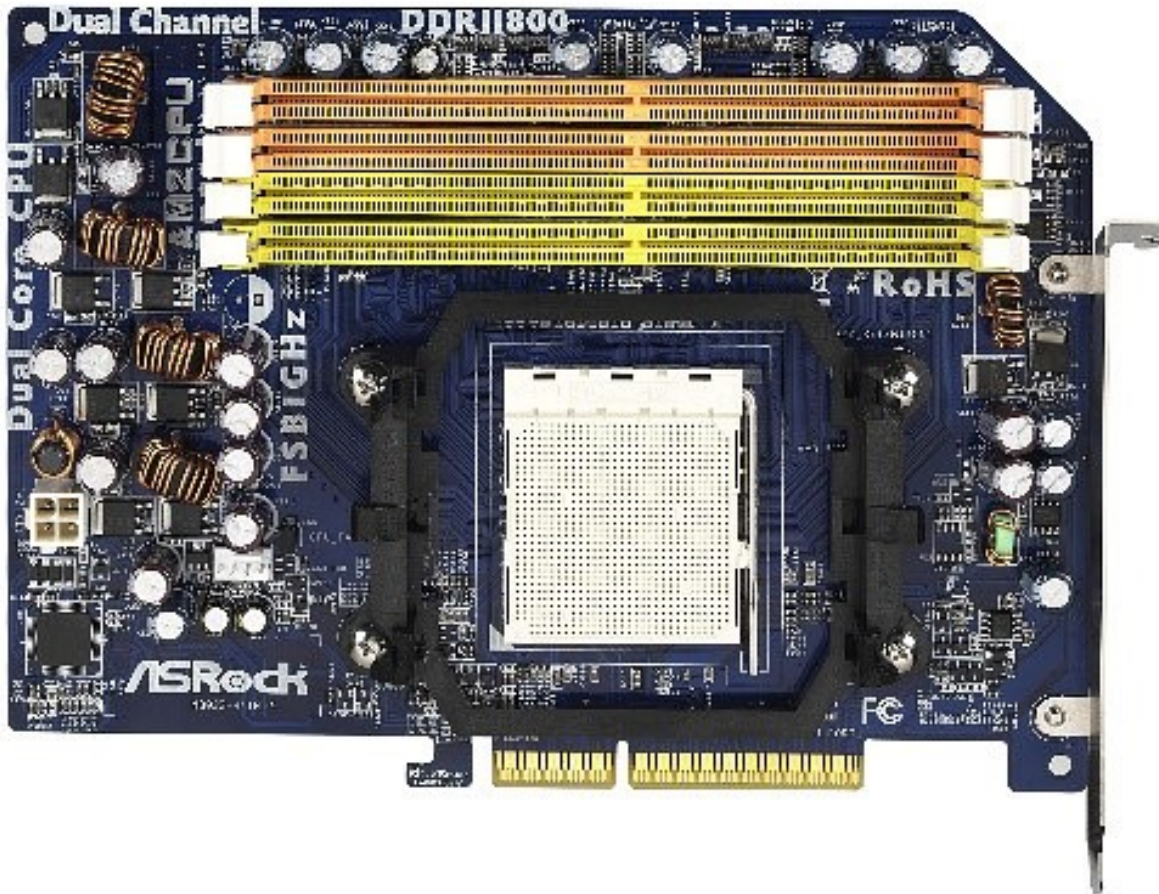
# Avkoppling - Biasering



Med avkoppling:  $V_{CC}$  ändras 1mV!!

Minimal variation i förstärkning

# Avkoppling - Biasering



Moderkort – gott om avkopplingskondensatorer..

- Bygger du analoga kretsar vid höga frekvenser – avkopplingskondensatorer!
- Digitala kretsar – i princip alltid avkoppling!

# Kompendium om transistorer/transistorkretsar

---

- Nyskriven text om transistorer & transistorkretsar
- Text och övningar (istället för boken)
- Finns att ladda ner på hemsidan!
- Övningsuppgifter om transistorer & enkla analoga kretsar

## nMOSFET och analoga kretsar

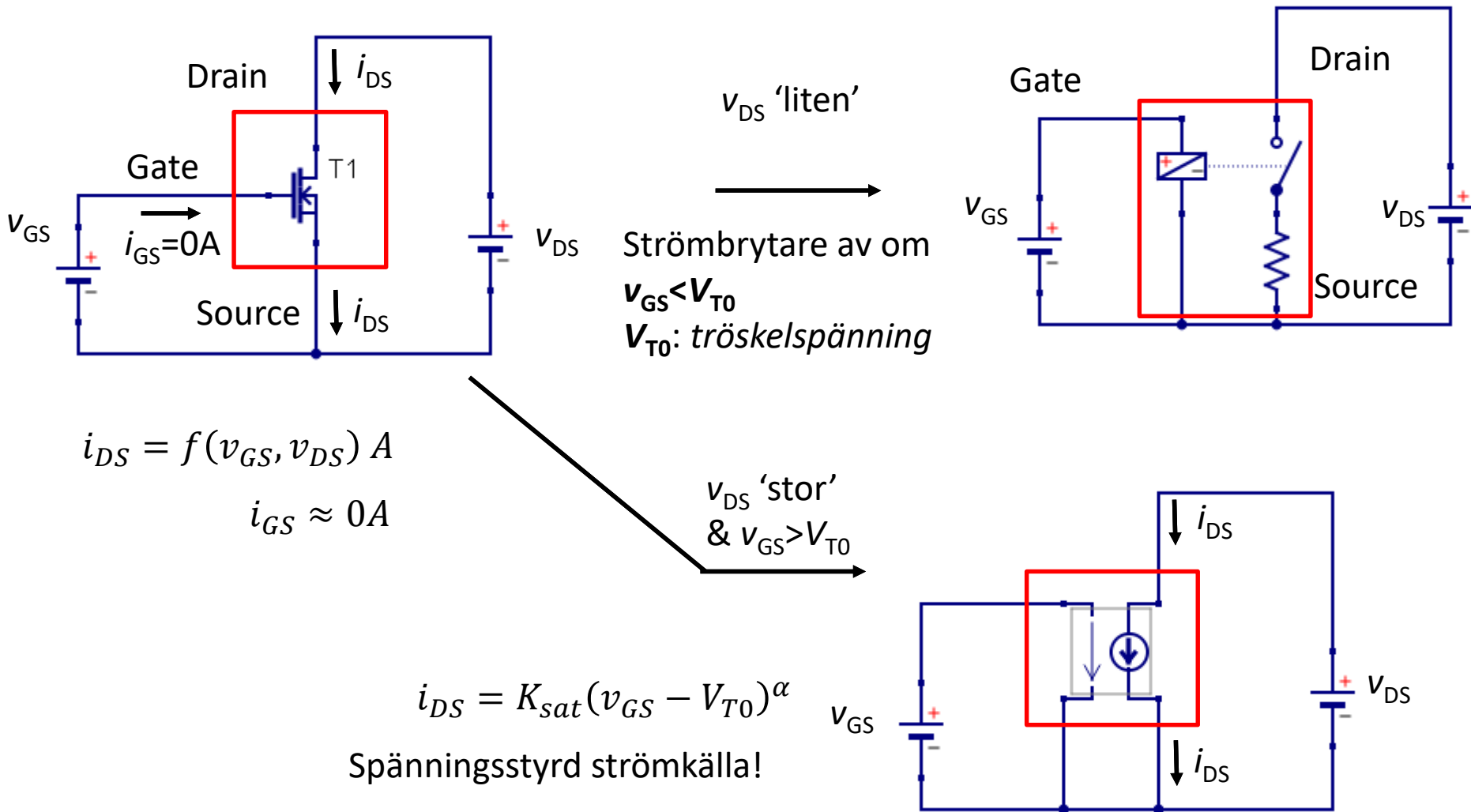
Erik Lind

22 november 2018

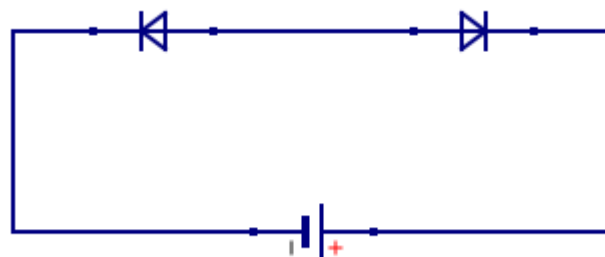
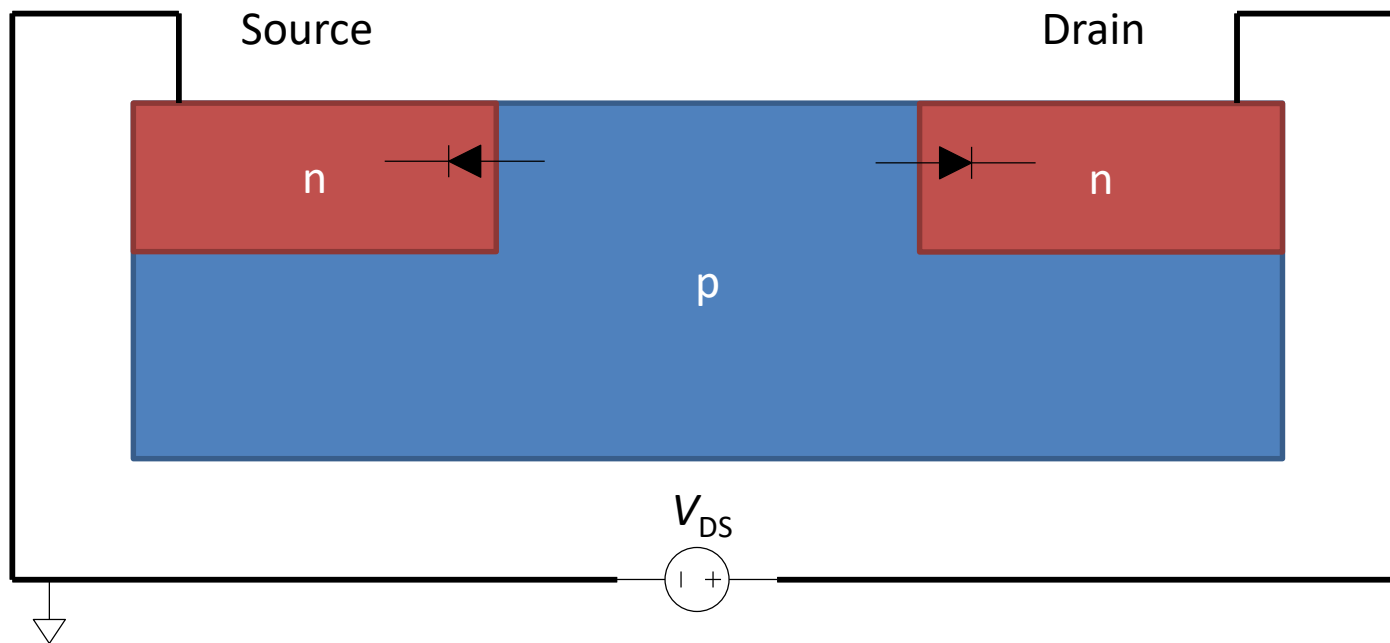
### 1 MOSFET - Struktur och Funktion

Strukturen för en nMOSFET (vanligtvis bara nMOS) visas i fig. 1(a). Transistorn består av ett p-dopat substrat och två n-dopade regioner kallade source och drain. Gate-elektroden är isolerad gentemot substratet med en isolerande oxid. Gate-metall, isolator och p-typ halvledare bildar en struktur som liknar den vanliga plattkondensatorn. Om vi biaserar gate-elektroden gentemot source-kontakten ( $v_{gs} = v_g - v_s$ ) minskar vi först mängden hål under gate:en, vilket illustreras i fig. 1(b). Det kan inte flyta någon (större) ström mellan source och drain, då n-p-n strukturen motsvarar två dioder kopplade i motströms riktning. När vi ökar gate-spänningen ökar mängden elektroner i kanalregionen och strömmen ökar.

# MOSFET – Metal Oxide Semiconductor Field Effect Transistor



# MOSFET – Metal Oxide Semiconductor Field Effect Transistor



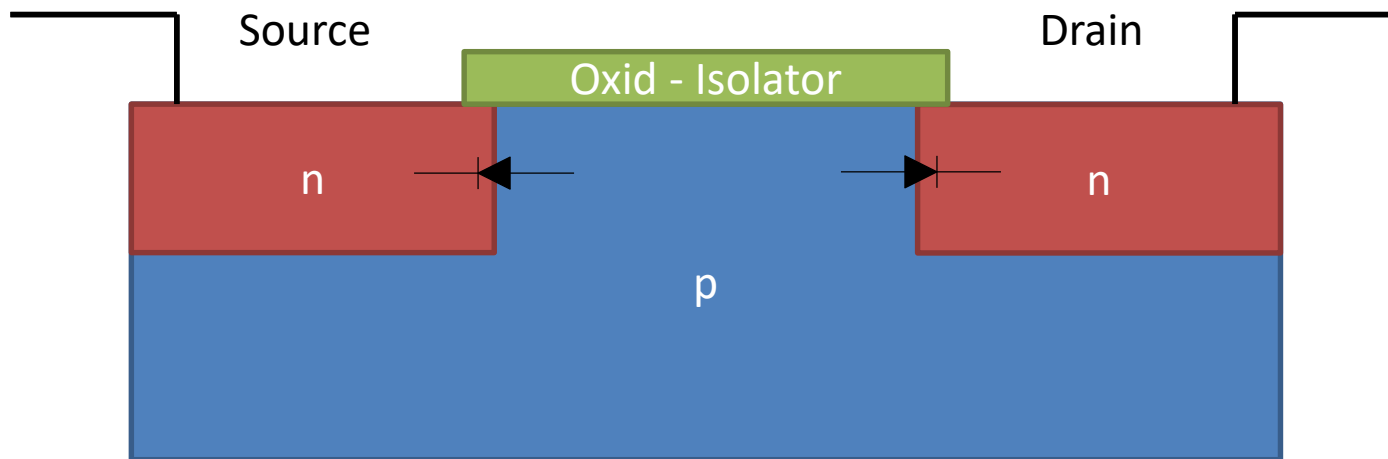
$$i_{DS} \approx 0A$$

Mindre användbar  
komponent...

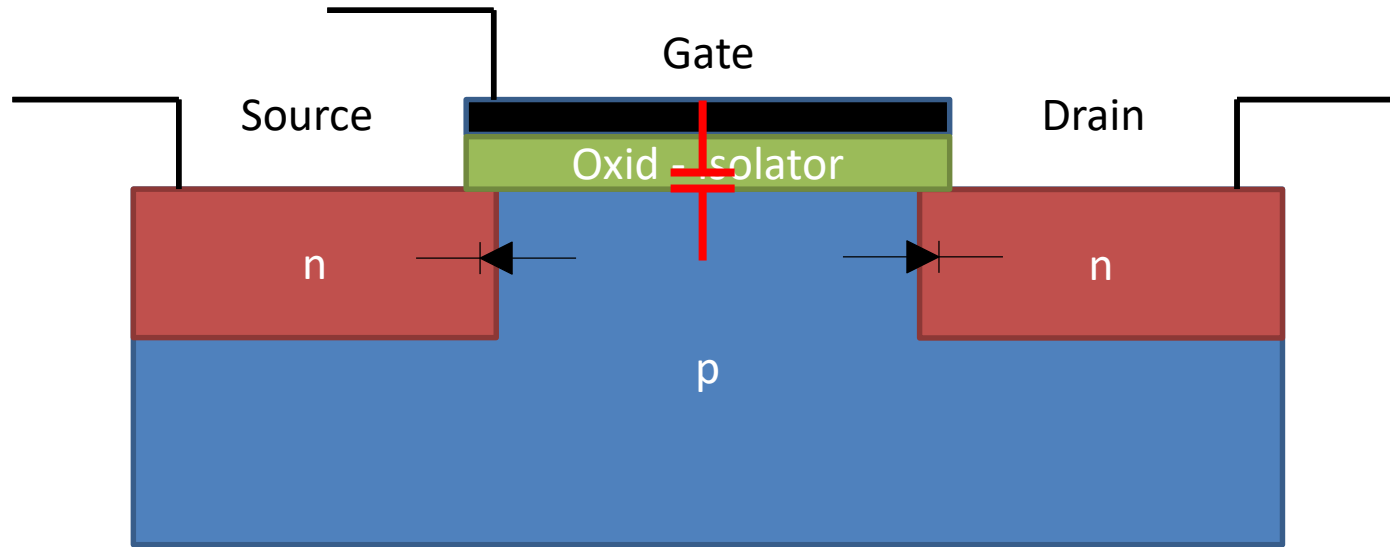


# MOSFET – Metal Oxide Semiconductor Field Effect Transistor

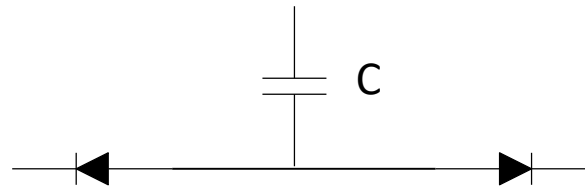
---



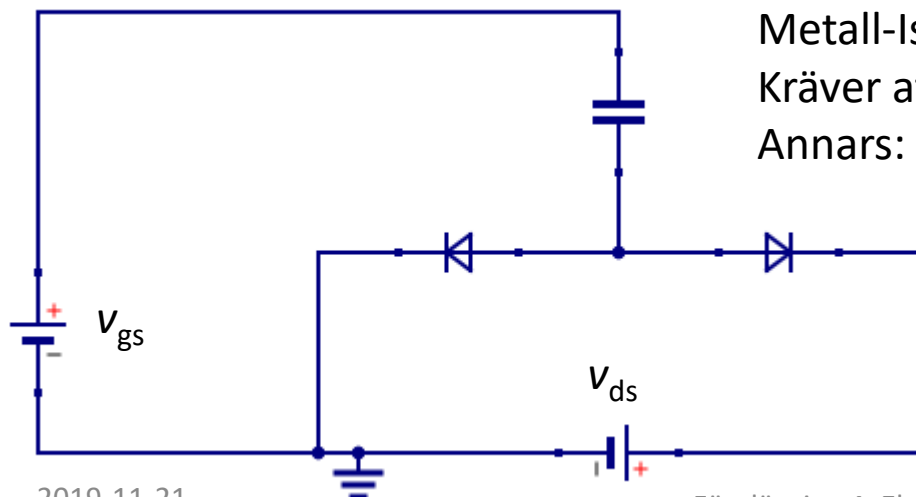
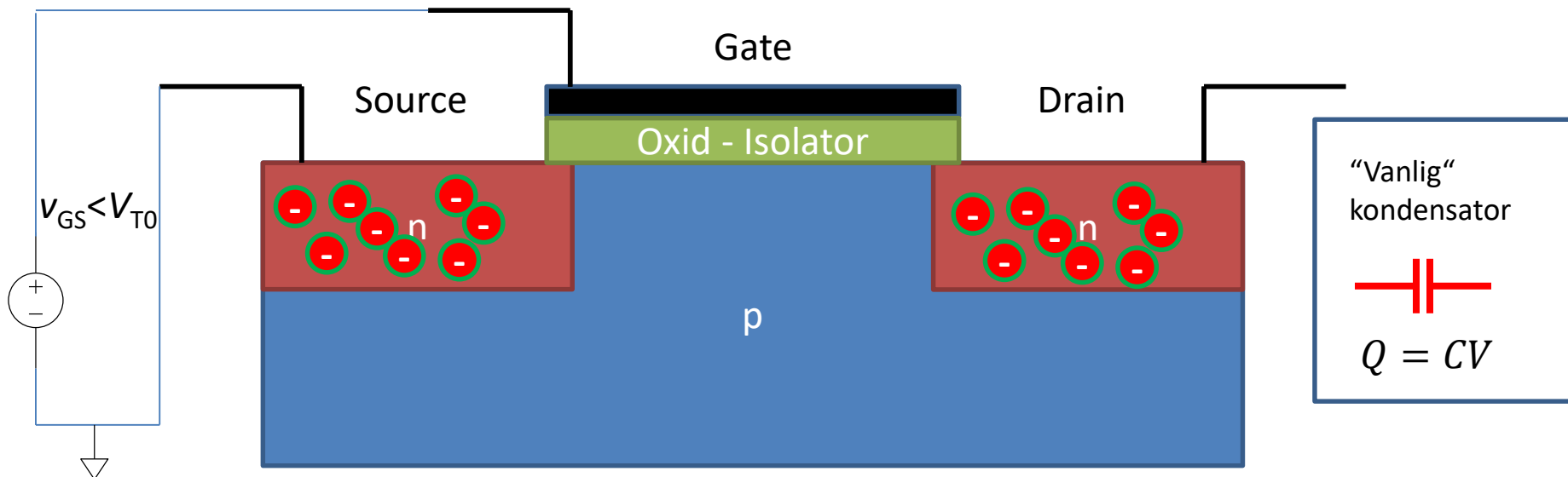
# MOSFET – Metal Oxide Semiconductor Field Effect Transistor



Metall-Isolator-Halvledare: Plattkondensator!

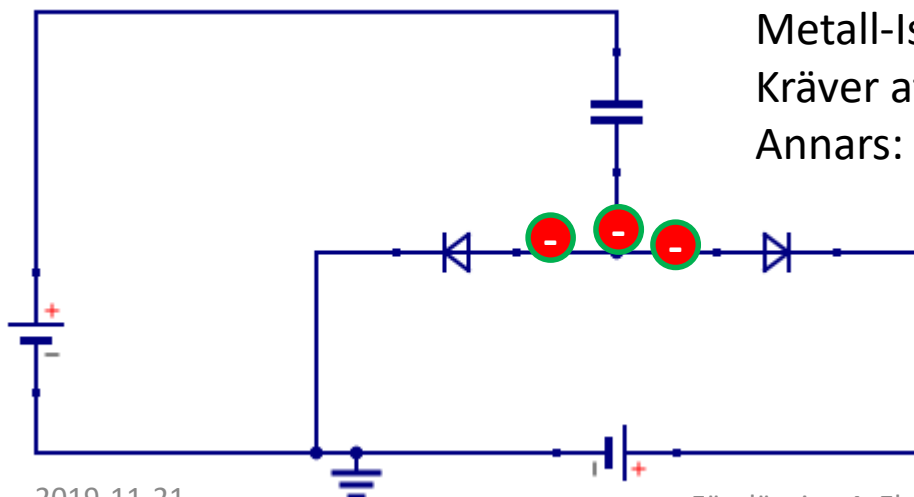
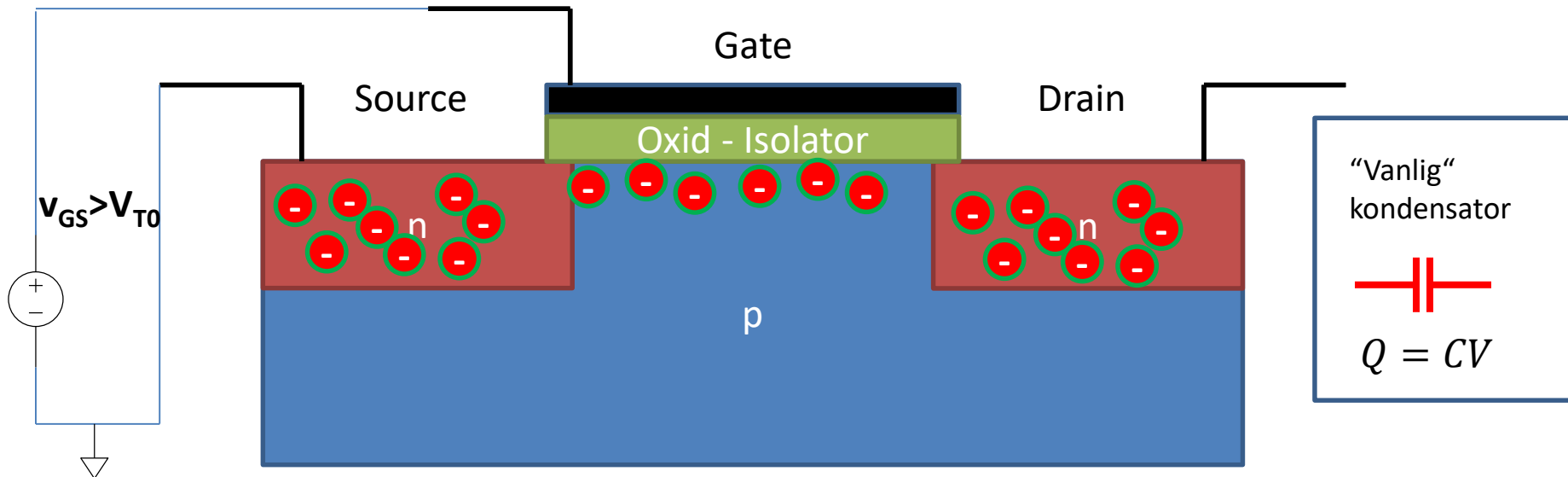


# MOSFET – Metal Oxide Semiconductor Field Effect Transistor



Metall-Isolator-Halvledare struktur:  
 Kräver att  $v_{GS}$  ska vara över tröskelspänningen  $V_{T0}$   
 Annars:  $Q \approx 0 : v_{GS} < V_{T0}$

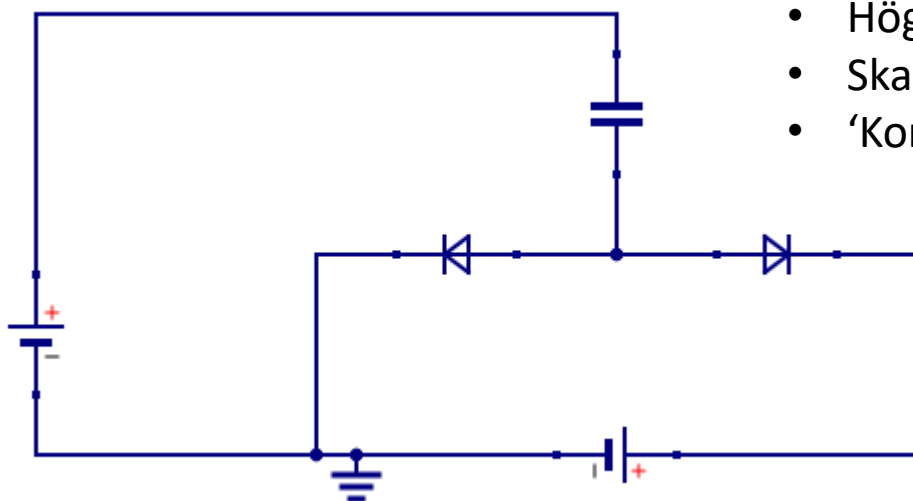
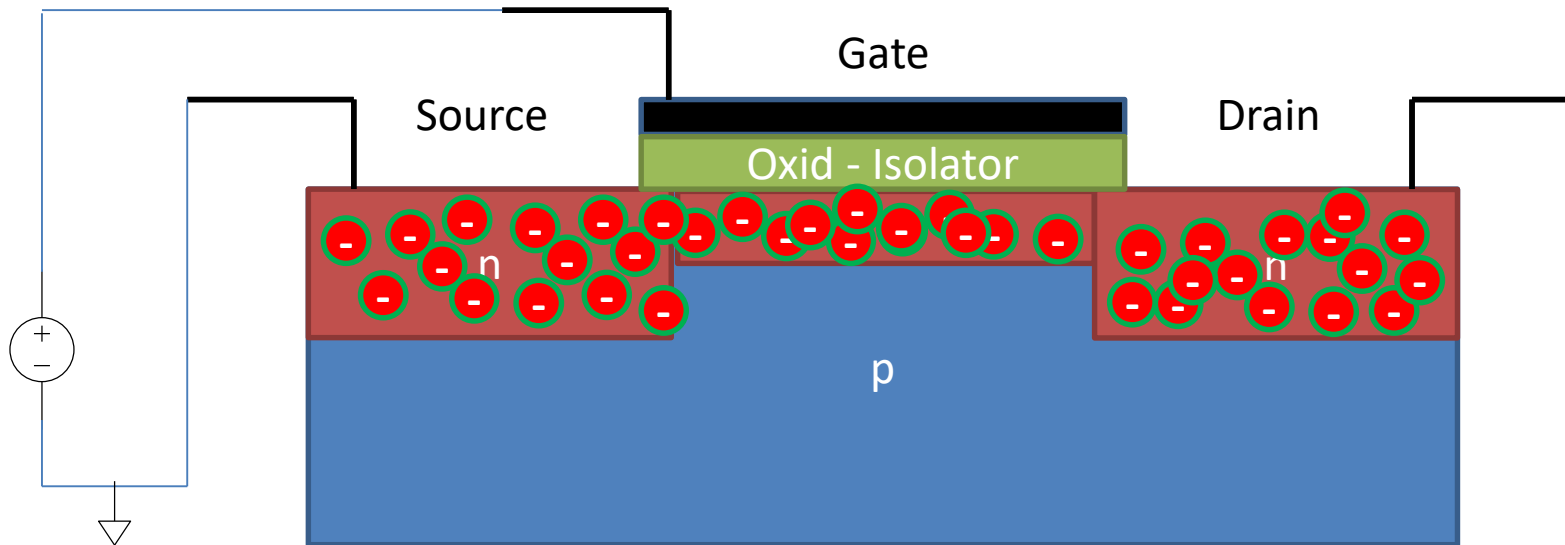
# MOSFET – Metal Oxide Semiconductor Field Effect Transistor



Metall-Isolator-Halvledare struktur:  
 Kräver att  $v_{GS}$  ska vara över tröskelspänningen  $V_{T0}$   
 Annars:  $Q \approx 0 : v_{GS} < V_{T0}$

Laddningen ökar sedan enligt:  
 $Q = C(v_{GS} - V_{T0})$  om  $v_{GS} > V_{T0}$

# MOSFET – Metal Oxide Semiconductor Field Effect Transistor

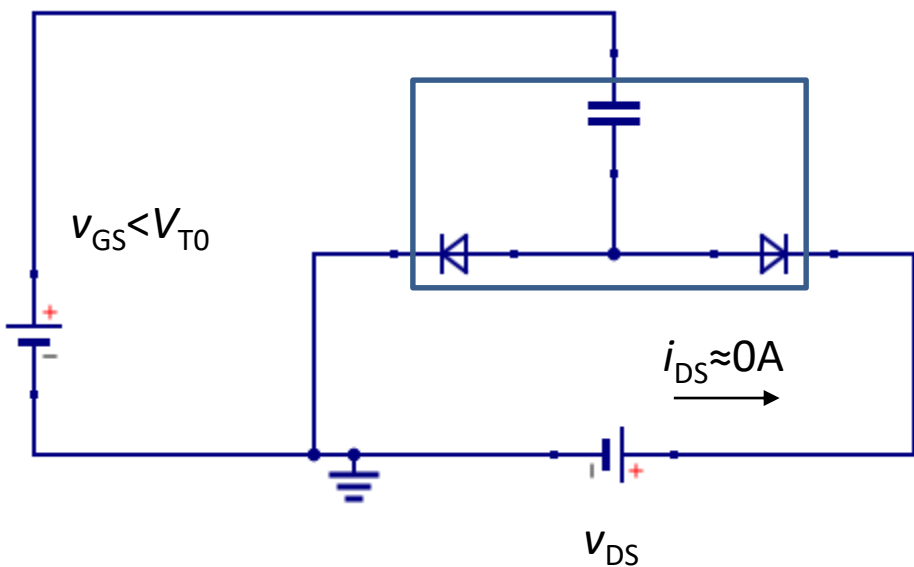


- Hög koncentration av elektroner under gaten
- Skapar ledande kanal
- 'Kortsluter'- pn-övergången

$$Q = C(V_{GS} - V_T)$$

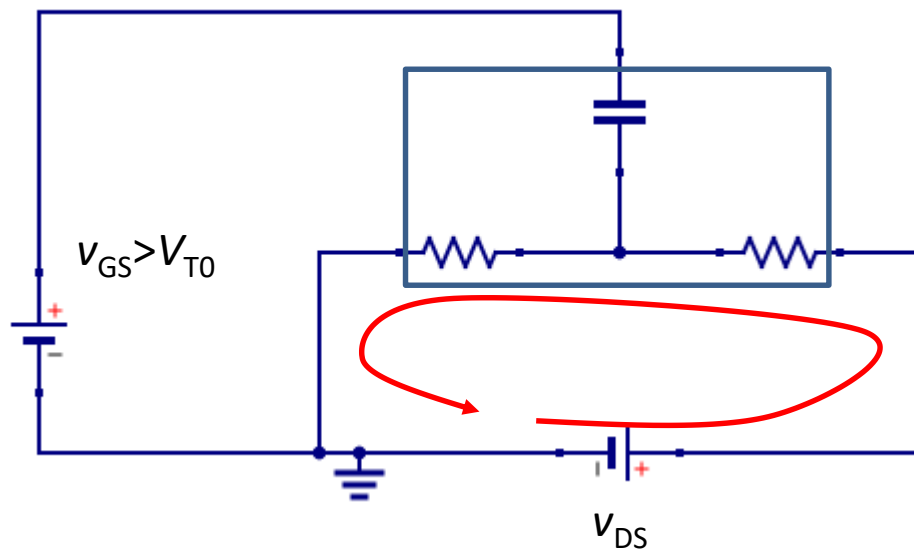
$$R \propto \frac{1}{Q} = \frac{1}{C(V_{GS} - V_T)}$$

# MOSFET – Metal Oxide Semiconductor Field Effect Transistor



- $v_{GS} < V_{T0}$  -> Inga elektroner mellan source/drain
- Ingen ström – strypt mod. 'Öppen strömbrytare'

$$Q = 0, V_{GS} < V_T$$

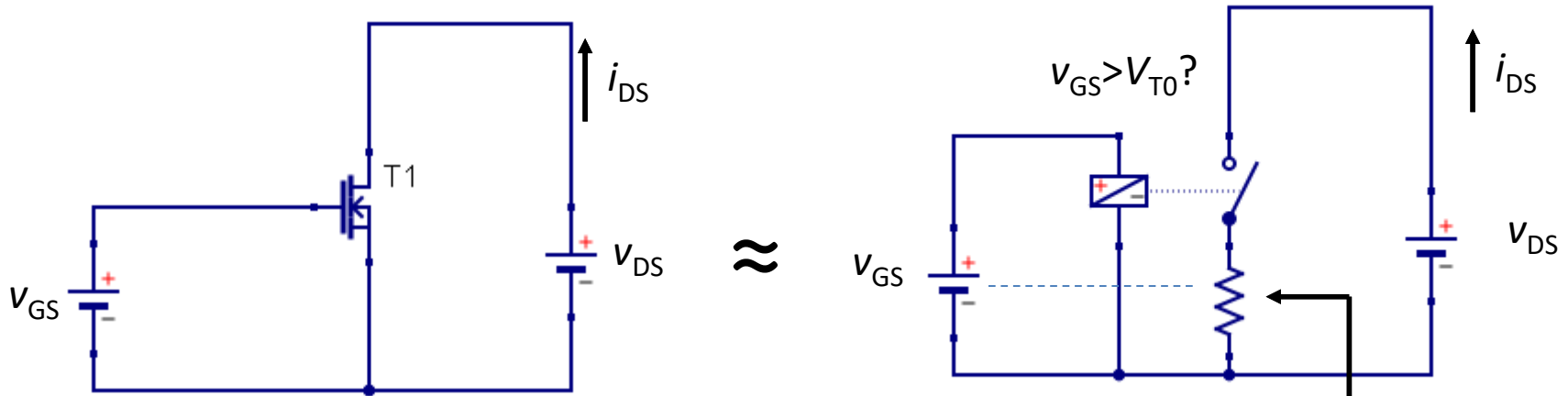


$v_{GS} > V_{T0}$  -> Ledanade kanal med elektroner mellan source/drain

$$Q = C(v_{GS} - V_{T0})$$

$$R \propto \frac{1}{Q} = \frac{1}{C(V_{GS} - V_T)}$$

# Linjära området: $v_{DS} \ll v_{GS} - V_{T0}$

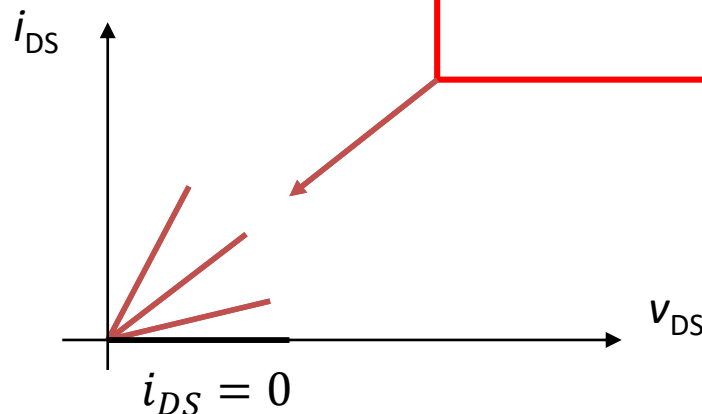


$$i_{DS} = K(v_{GS} - V_{T0})v_{DS}$$

$K$  – mått på hur bra transistorn leder ström

$$R \propto \frac{1}{Q} \propto \frac{1}{(v_{GS} - V_{T0})}$$

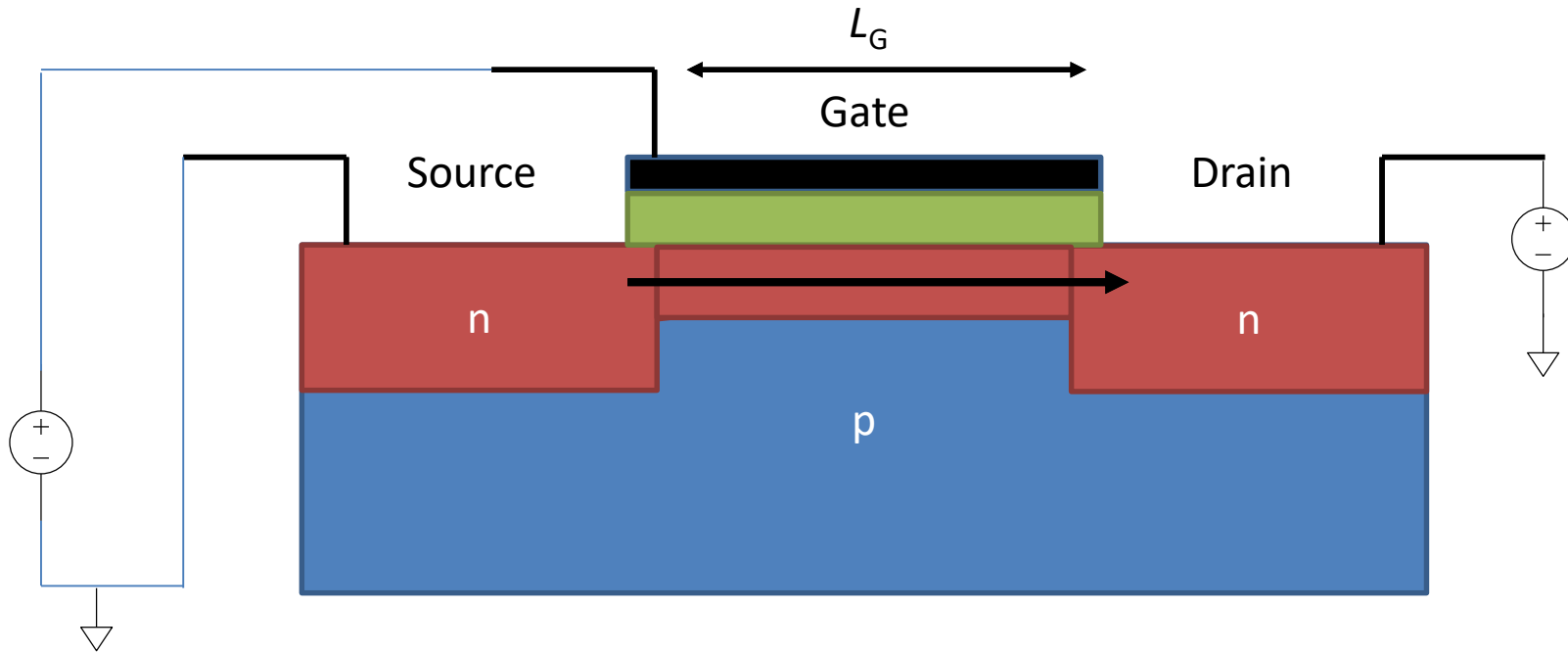
$$i_{DS} = \frac{v_{DS}}{R}$$



Låga  $v_{DS}$ :

Transistorn fungerar som en variabel resistor!

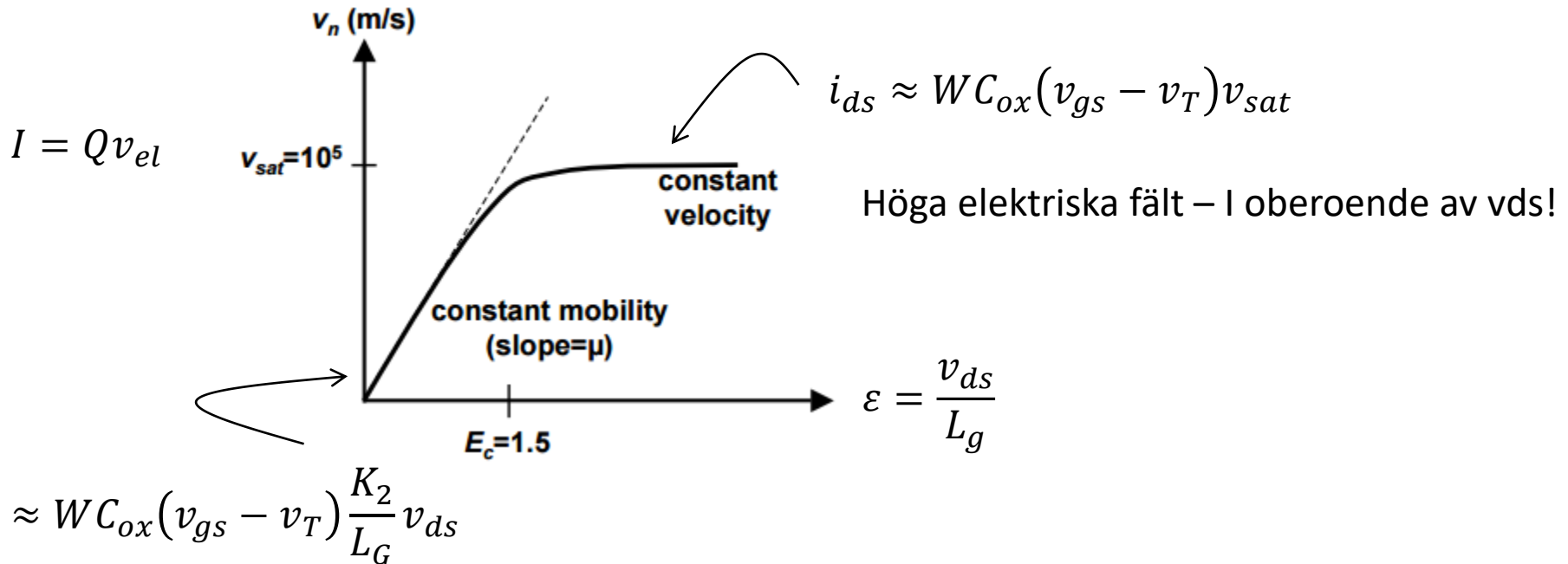
# “Stora” $v_{DS}$ : Triod/Mättnad



Elektroner rör sig från S  $\rightarrow$  D med hjälp av ett elektrisk fält  $\varepsilon = \frac{v_{ds}}{L_g}$

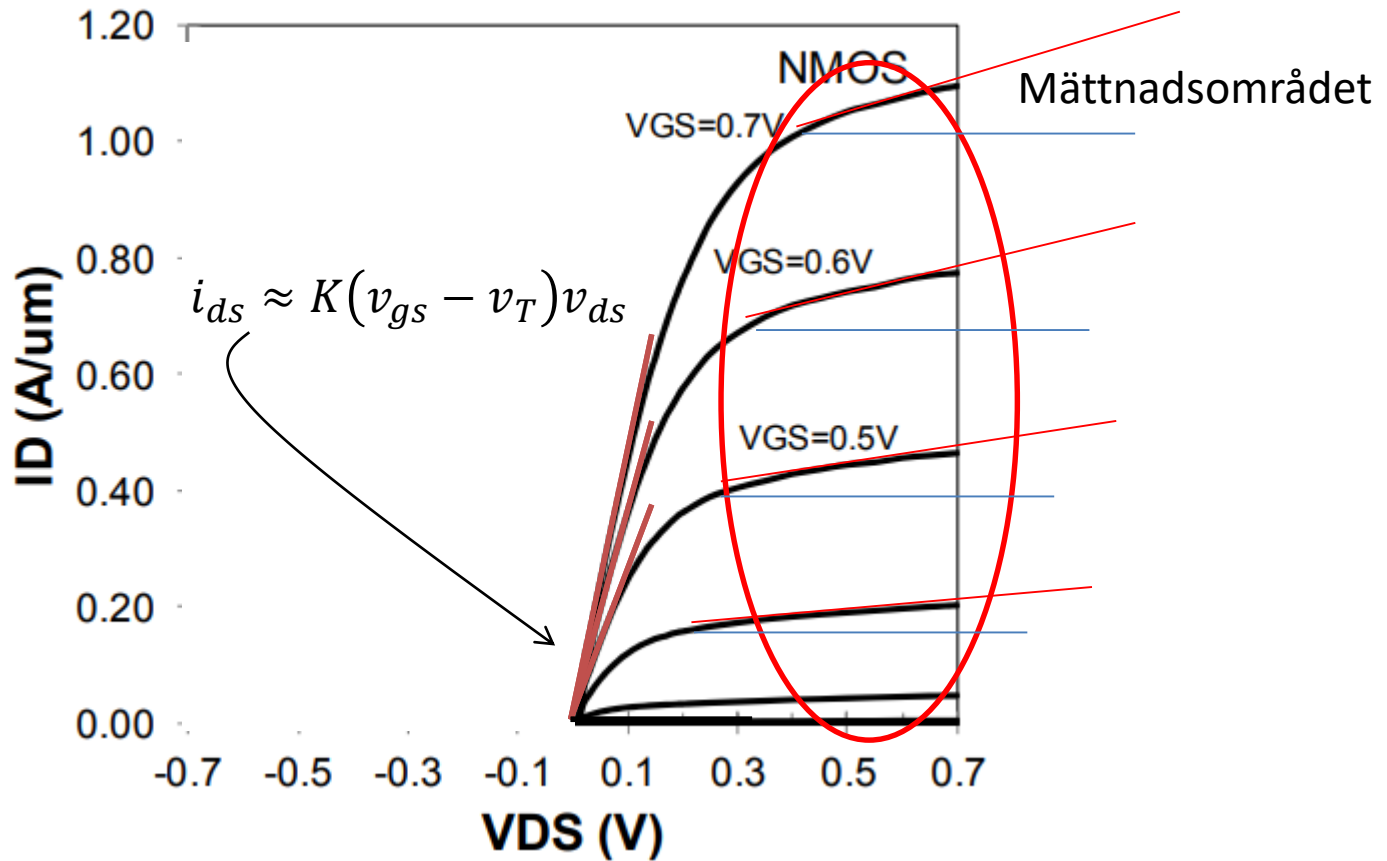


# “Stora” $v_{DS}$ : Triod -> Mättnad



Små elektriska fält – linjärt beroende  $I(v_{ds})$  – resistans!

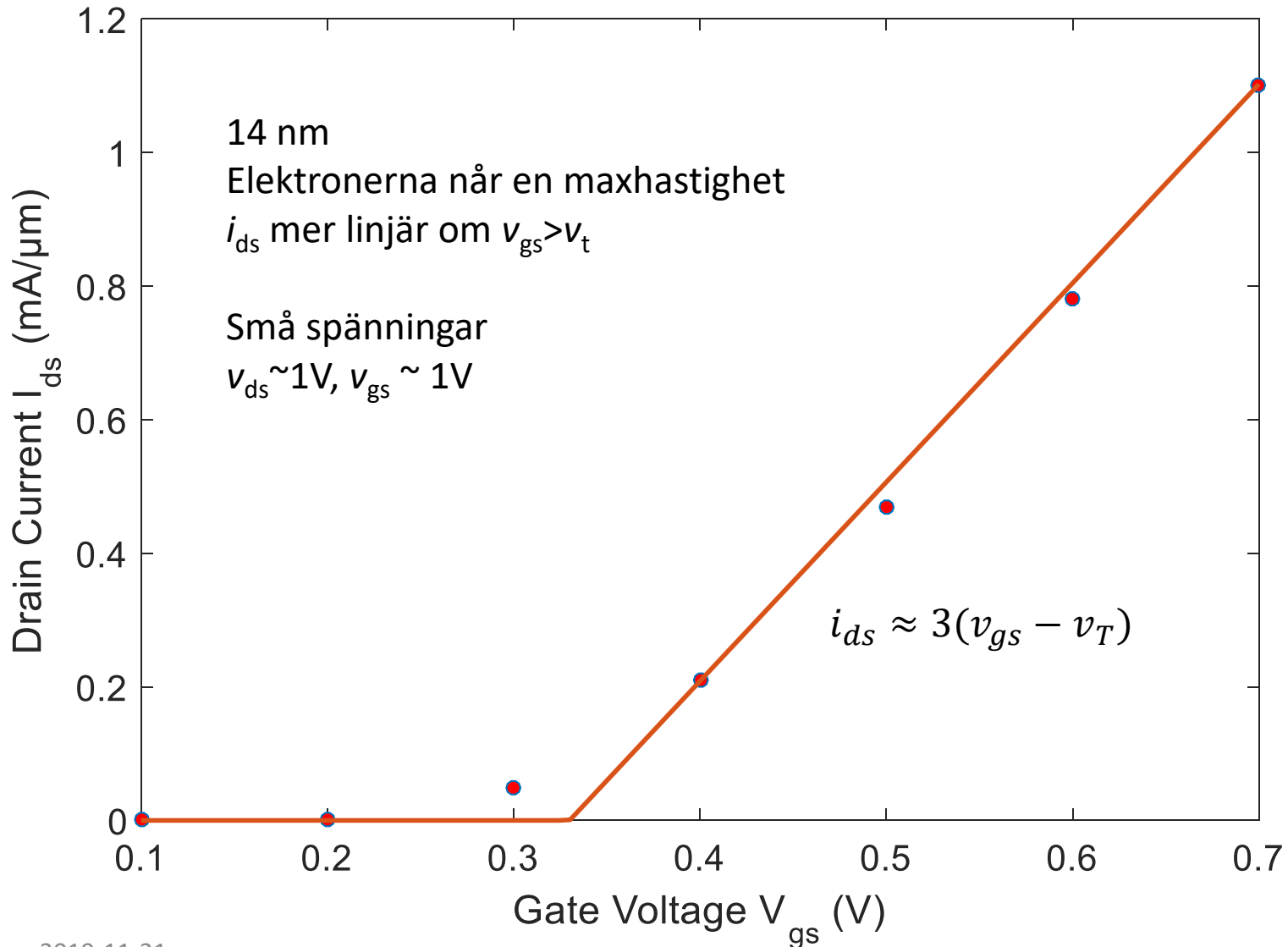
# Modern CMOS-transistor (14 nm)



$$i_{ds} \approx K_{sat}(v_{gs} - v_T)(1 + \lambda v_{ds})$$

$$i_{ds} \approx K_{sat}(v_{gs} - v_T)$$

# Nanoelektronik



# Mikroelektronik (Labbkitt-transistorer)

Diskreta Transistorer har “långa”

$$L_g \sim 1-10 \mu\text{m}$$

Leder till en **kvadratisk ökning** av strömmen med  $v_{gs}$

$$i_{ds} \approx K_{diff}(v_{gs} - v_T)^2$$

Detta är **standarduttrycket** är en nMOS.

(Lite) mer komplicerad matematik – behandlas ofta med småsignalanalys

**Vi använder det linjära uttrycket i denna kursen.**

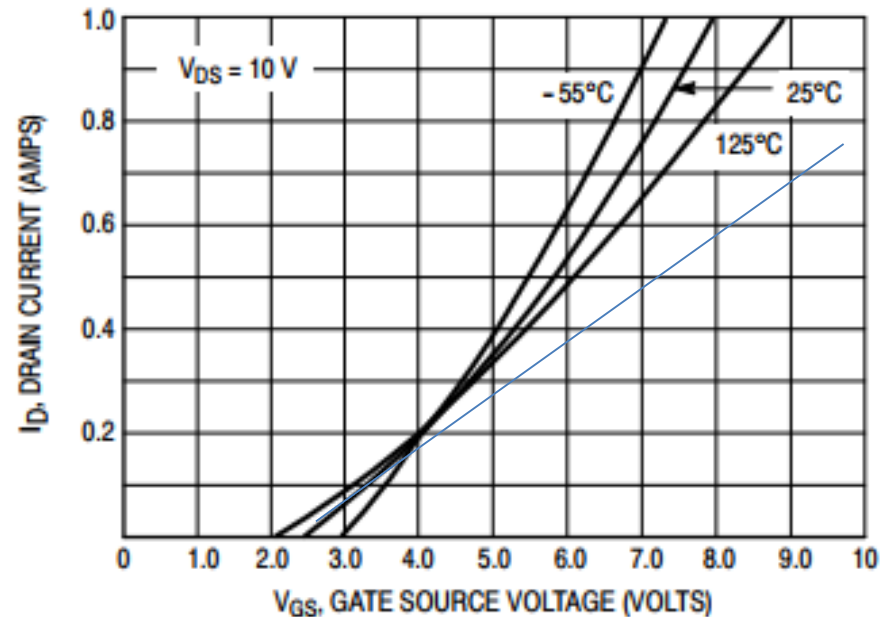


Figure 2. Transfer Characteristics



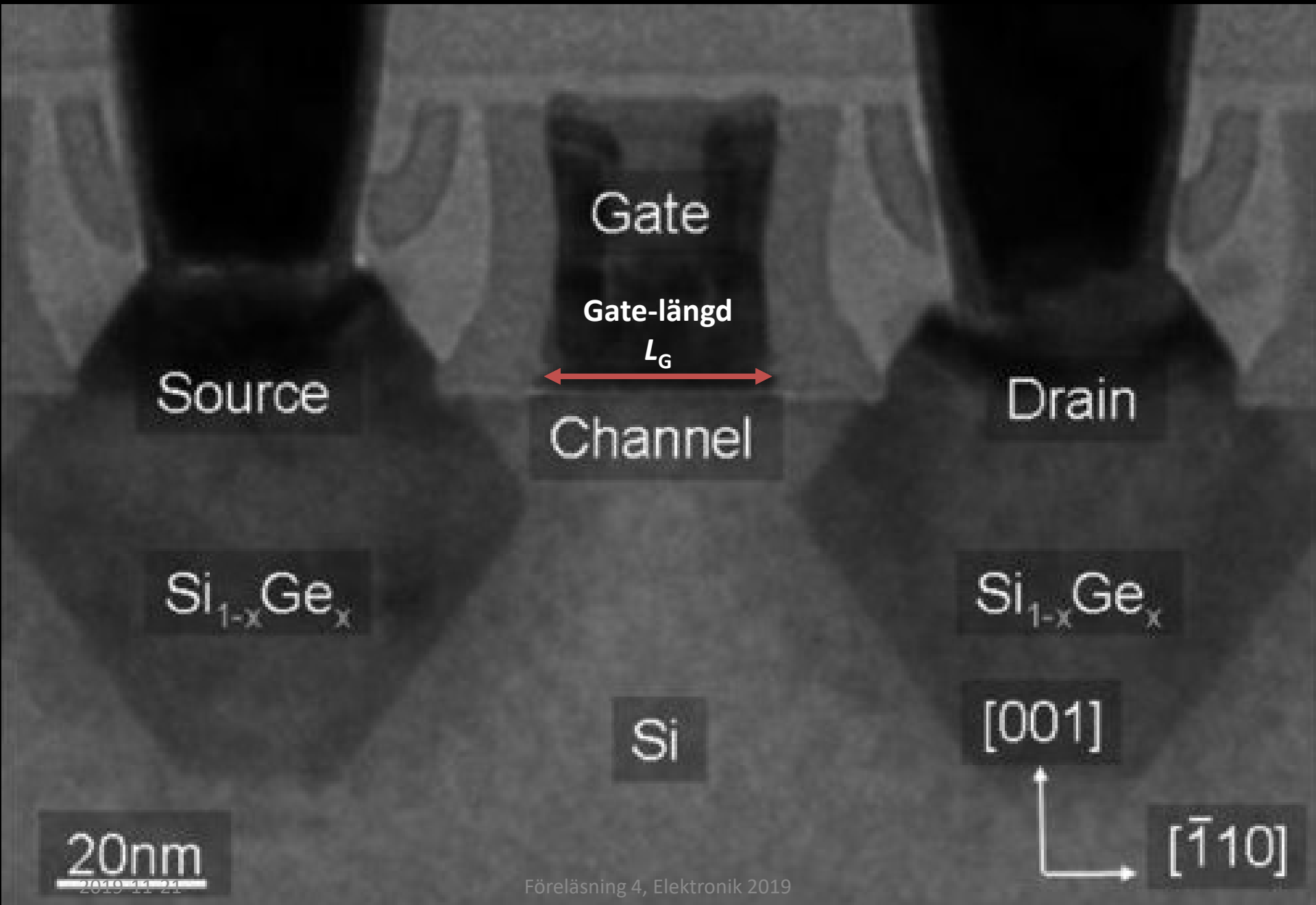
A cross-sectional diagram of a MOSFET. The top layer is a grey substrate. Below it is a white gate oxide layer. A red rectangular gate is positioned on top of the gate oxide. Two dark grey rectangular regions, labeled 'Source' and 'Drain', are located on either side of the gate. Below the gate oxide and between the source and drain is a thin white layer representing the channel. The bottom-most layer is a thick green region representing the substrate.

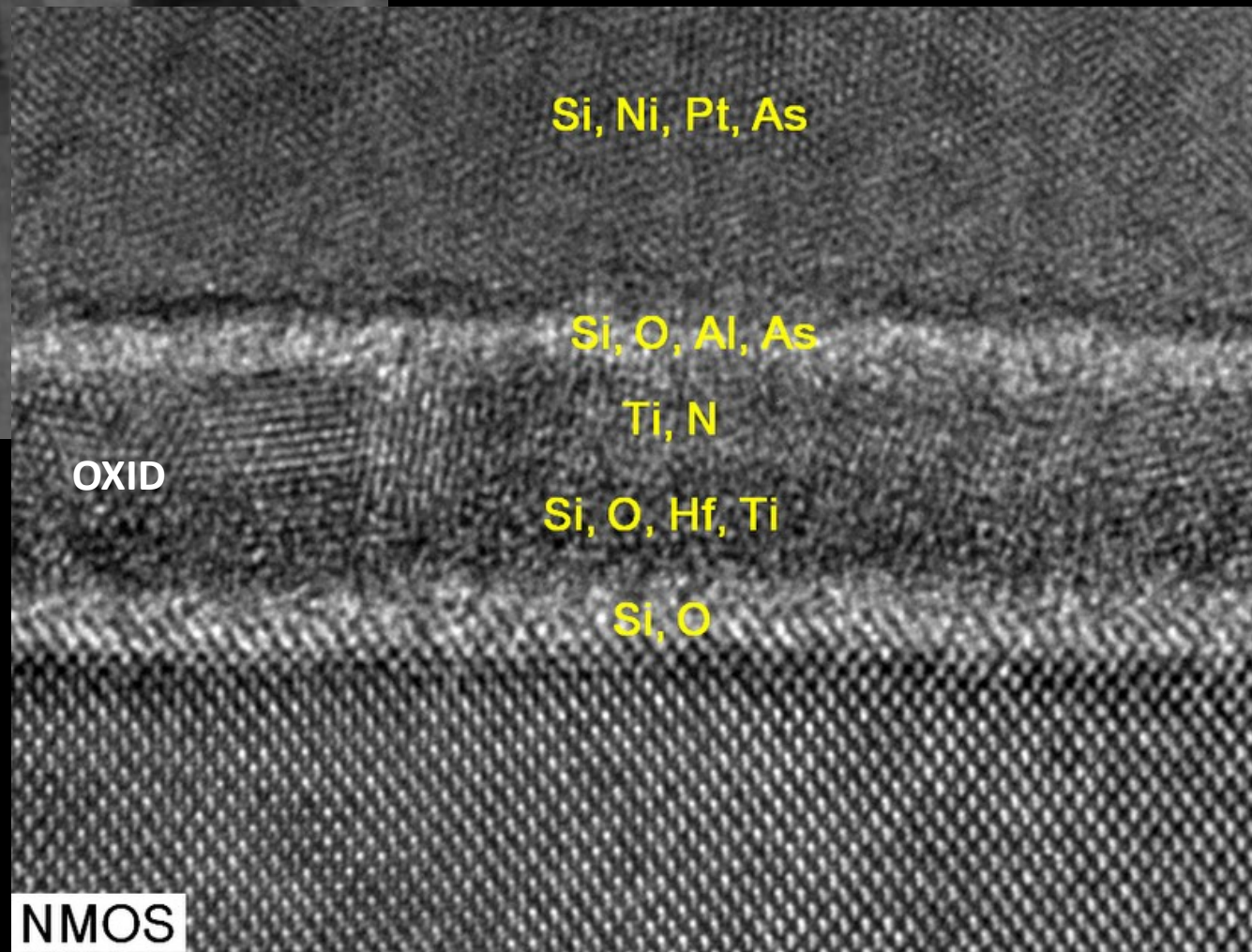
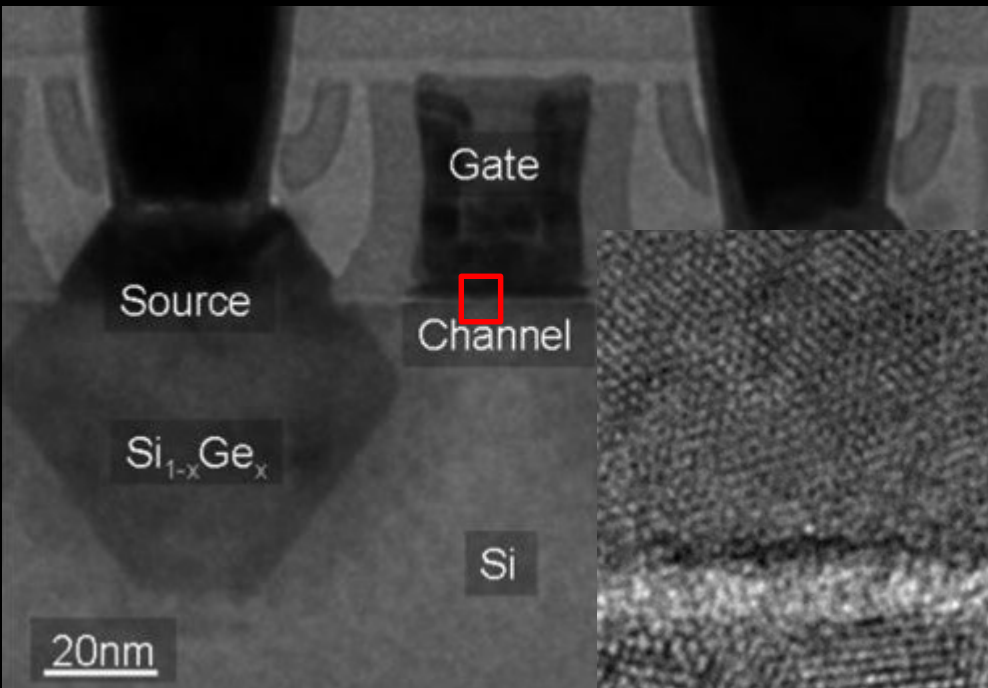
Source

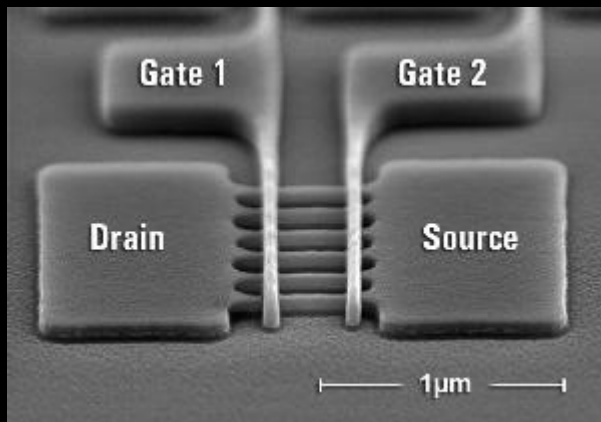
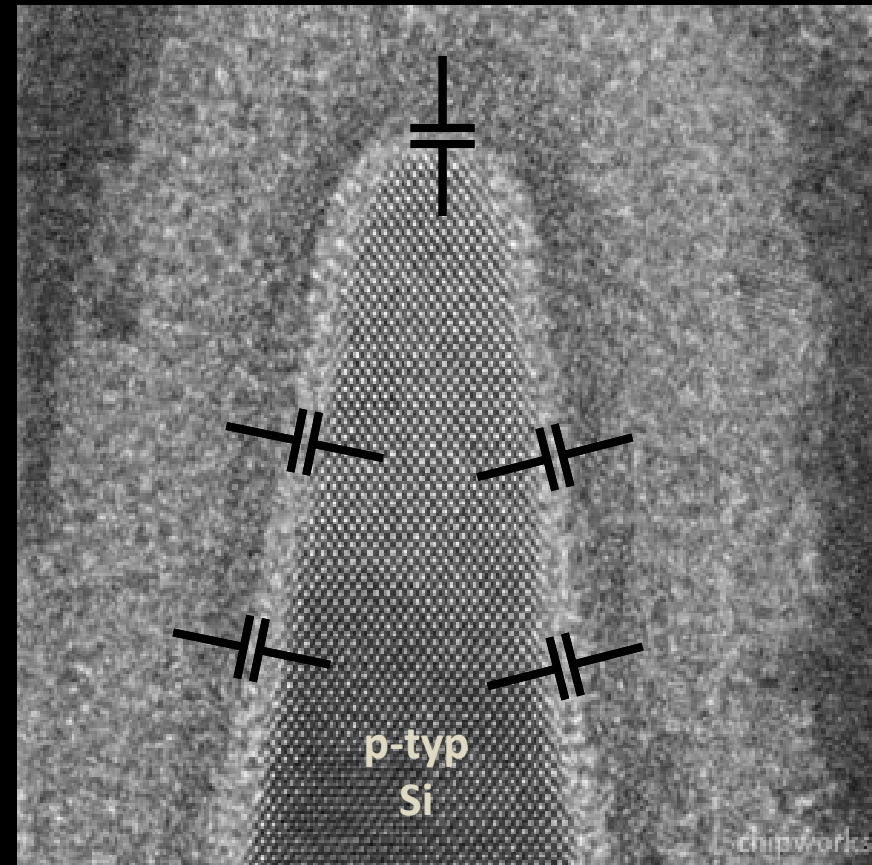
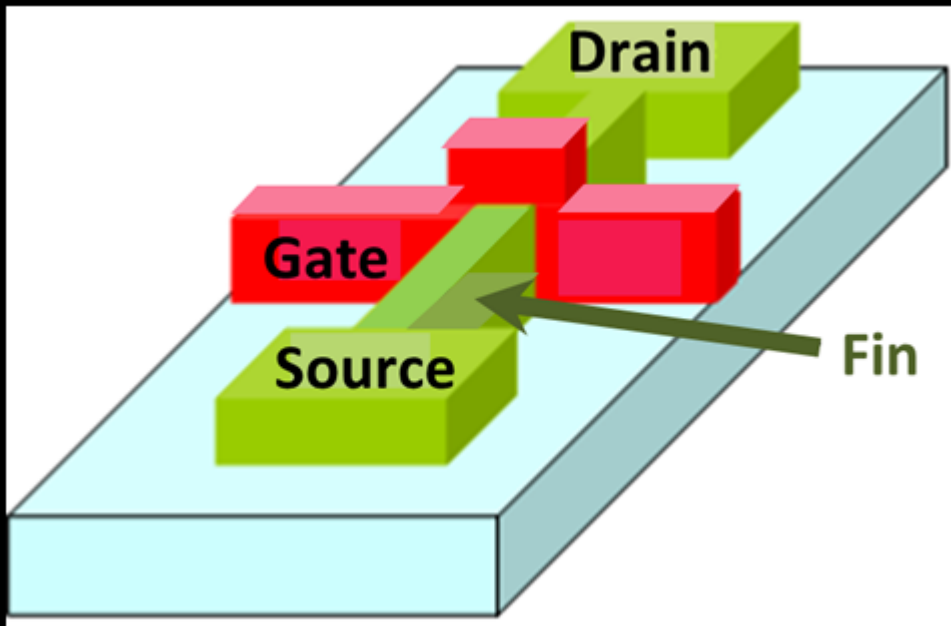
Gate

Drain

Channel / Substrate







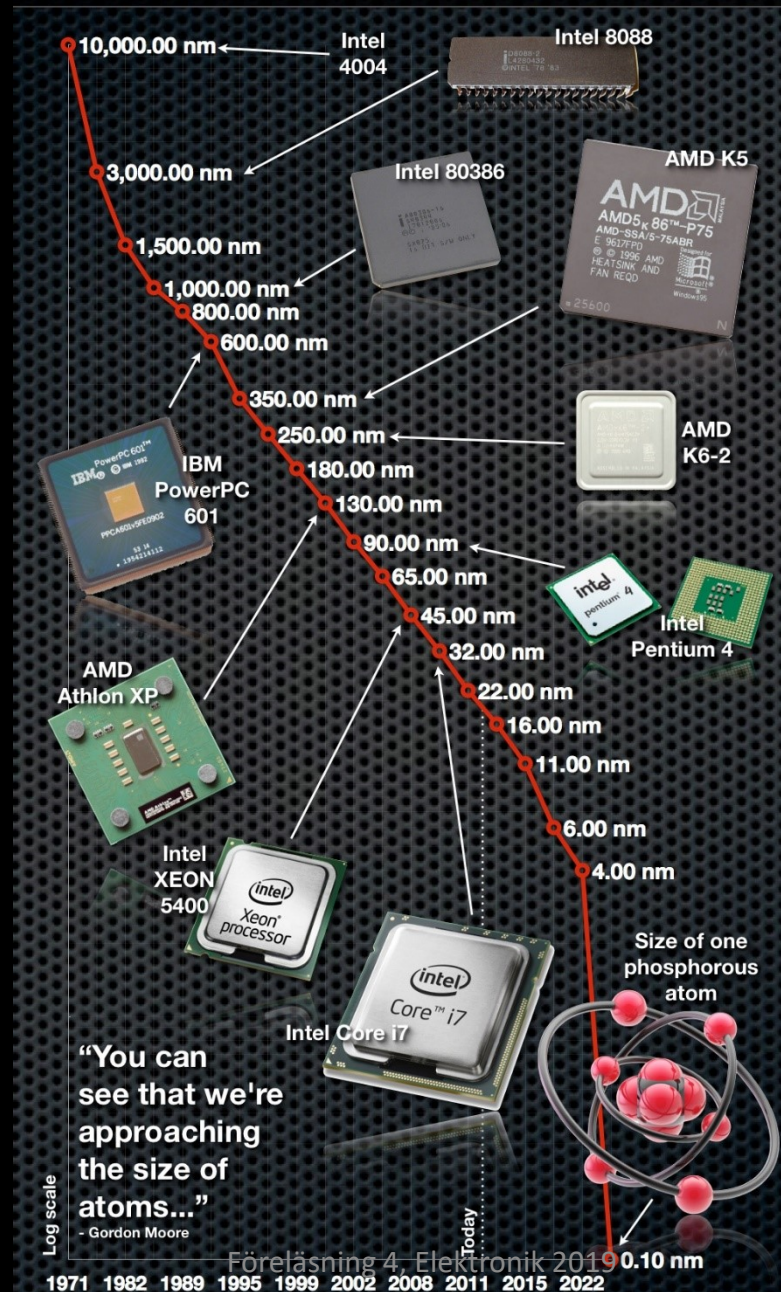
## *FinFETs*

14-22 nm node , Ivy Bridge+



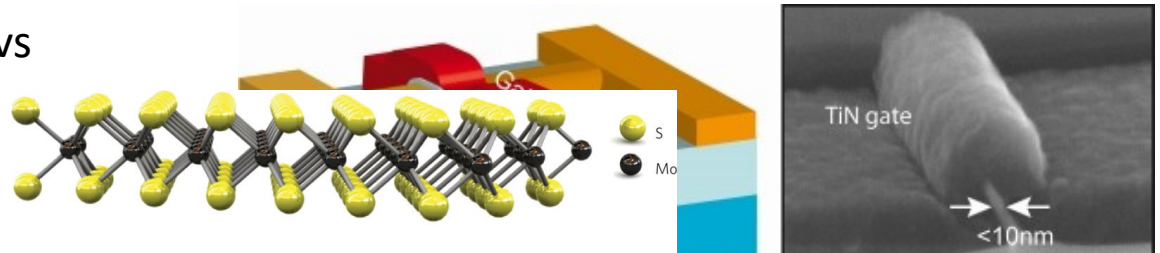
# How small can a transistor be?

The evolution of microprocessor manufacturing processes

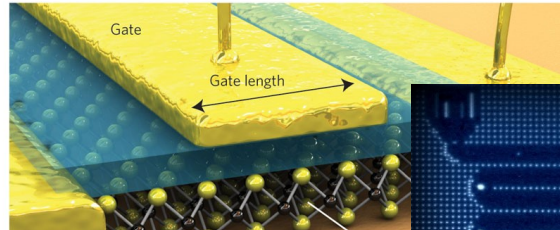


# Nanoelektronik

Hur liten kan transistor bli? Dvs hur få atomer behöver vi använda?



Hur får vi ett så stort  $K$  som möjligt?



Kan vi bygga transistorer som arbetar över 1 THz?

Kvantmekaniska tunneltransistorer?

Hur effektiv kan en solcell bli?

Hur omvandlar vi värme till elektrisk energi?

Kvantdatorer?

