

Tentamen i
Digitala system - EITA15 15hp
varav denna tentamen 4,5hp

Institutionen för elektro- och informationsteknik
Campus Helsingborg, LTH

2019-12-20 14.00 - 19.00 (förlängd 20.00)

Uppgifterna i tentamen ger totalt 60 poäng. Uppgifterna är inte ordnade på något speciellt sätt. Läs därför igenom alla uppgifter innan du börjar lösa dem. Några uppgifter är uppdelade i deluppgifter. Av totalt 60 möjliga poäng fordras minst 30 för godkänt.

Betygsgränser:

- 30p - 39p ger betyg 3
- 40p - 49p ger betyg 4
- 50p - 60p ger betyg 5

Inga hjälpmedel är tillåtna

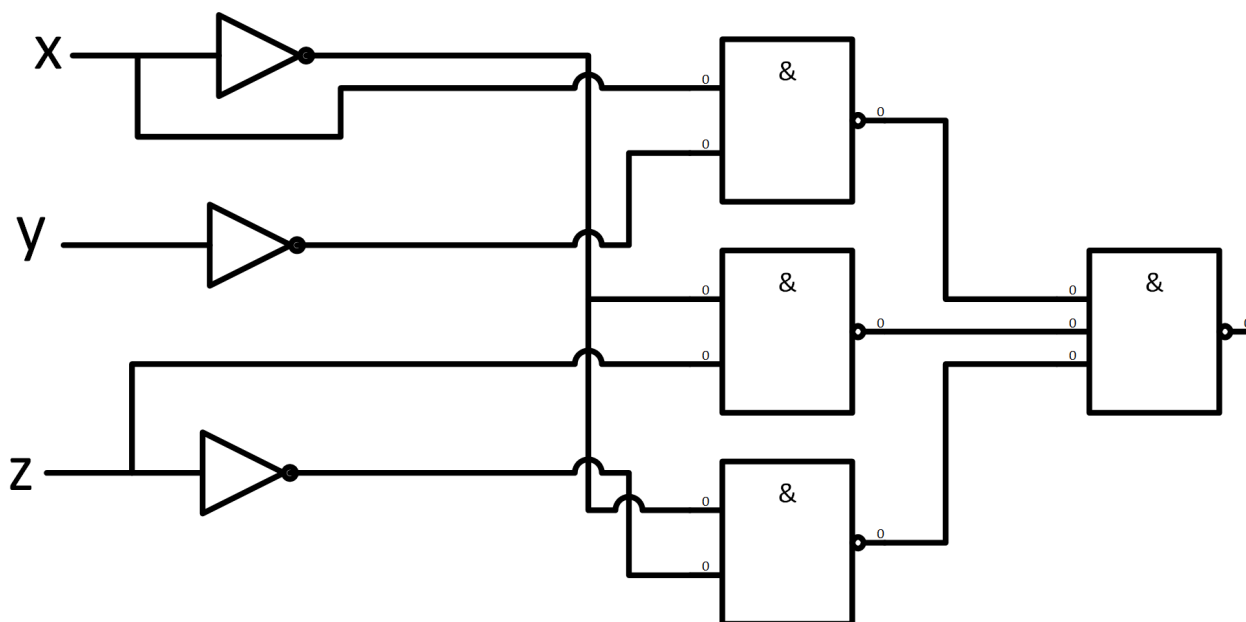
Observera!

- För att rättning av lösning skall komma i fråga fordras att den är läslig samt klart och tydligt uppställd.
- Minimering av funktionerna ses som en naturlig del av lösningen.
- Lösningar med hjälp av VHDL får endast användas då det anges att uppgiften ska lösas med VHDL.
- Glöm inte att skriva personlig identifierare på varje blad.
- Alla lösa blad ska vara samlade i omslaget.
- Lösningarna ska vara numrerade och ordnade i nummerföljd.
- Påbörja ny uppgift på nytt papper.

God Jul och Lycka till!

1. (a) Omvandla 100010001_2 till decimalt tal. (1 p)
- (b) Skriv det decimala talet 573 som ett binärt tal (2 p)
- (c) Skriv det decimala talet 573 som ett hexadecimalt tal (2 p)
- (d) Två åttabits tal, representeras i tvåkomplement. Utför $67_{10} - 73_{10}$. Subtraktionen ska givetvis utföras med binära tal och svaret ska omvandlas till decimalform. Alla beräkningar ska motiveras! (5 p)

2. En konstruktör börjar få ont om plats på sitt kretskort. På kretskortet finns nedanstående kombinatoriska nät. Hjälpt konstruktören att förenkla så långt det går och rita därefter ett nytt schema. (10 p)



Figur 1: kombinatoriskt nät

3. Betrakta VHDL-filen i slutet av tentauppgifterna.

- (a) Rita tillståndsgraf som beskriver sekvensnätet. (5 p)
 (b) Minimera sekvensnätet. (5 p)

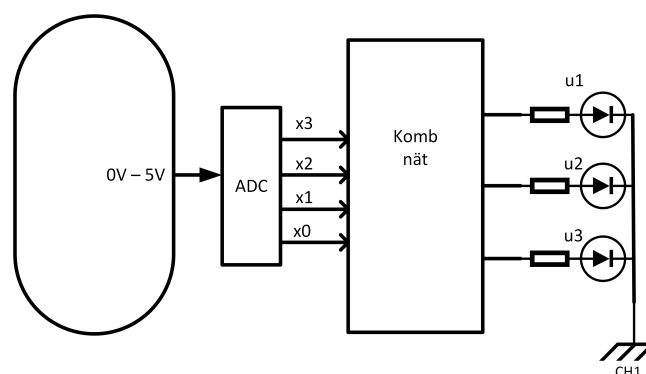
4. En trycktank för ånga är utrustad med en analog tryckgivare. Spänningsområdet är 0V – 5.0V, där 0V innebär lågt tryck och 5.0V innebär högt tryck. Tryckgivaren skall anslutas till en dator via en 4-bitars analog-digitalomvandlare. Man vill också kunna få en uppfattning om vilket tryck som tanken har genom att ett kombinatoriskt nät tänder olika lysdioder.

Utsignalen från analog-digitalomvandlare ($x=x_3,x_2,x_1,x_0$) omfattar således området 0 - 15 (binärkod), där 0 är lågt tryck och 15 är högt tryck.

För lågt tryck anses föreligga då värdet från analog-digitalomvandlare är 4 eller lägre och då skall u_1 vara hög. Tag fram de logiska villkoren, som styr u_1 . (gul lysdiod)

För högt tryck anses föreligga om värdet från analog-digitalomvandlare är 11 eller högre och då skall u_2 vara hög. Tag fram de logiska villkoren som styr u_2 . (röd lysdiod)

Lagom tryck anses föreligga om $5 \leq x \leq 10$. Tag fram de logiska villkoren som styr lysdiod u_3 . (grön lysdiod)



Figur 2: Trycktank med elektronik

(10 p)

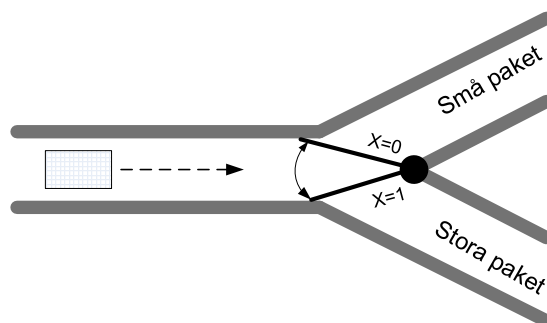
5. Realisera funktionen nedan med ett minimalt nät. (nätet behöver ej ritas!)

$$f^{-1}(1) = \{0, 3, 5, 7, 10, 15, 19, 21, 24, 28, 31\}$$

$$f^{-1}(-) = \{2, 8, 11, 17, 23, 26, 30\}$$

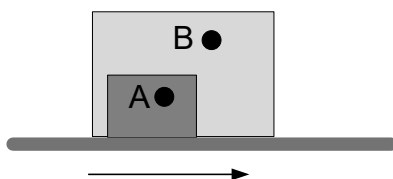
(10 p)

6. I denna uppgiften skall en paketsorteringsmaskin konstrueras. Paketerna kommer åkande på ett band, där de skall sorteras i stora respektive små paket, se figur 3. För att kunna välja vilken av banden ett paket skall till finns en sorterare. Denna styrs av en insignal x . Om ett paket skall till bandet för stora paket sätts $x = 0$ och om det skall till bandet för små paket sätts $x = 1$.



Figur 3: Paketsorteringsbana.

För att avgöra om ett paket är litet eller stort placeras två givare enligt figur 4. De är placerade så att ett litet paket kommer att ge utslag på givare A men inte B , medan ett stort först ger utslag på A och sedan på B . Alla paket som täcker både A och B samtidigt klassas som stora.



Figur 4: Placering av givarna A och B .

Givarna är placerade en liten bit från själva sorteraren så paketet kommer att vara helt förbi både A och B innan det når fram. Du kan utgå från att paketerna kommer ett och ett, och inget nytt paket kommer på bandet innan sorteringen är färdig.

Realisera systemet som styr paketsorteraren utifrån signalerna A och B .

(10 p)

VHDL-kod till uppgift 3.

```
library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
entity uppgift3 is
    Port ( clk : in STD_LOGIC;
          upp : in STD_LOGIC;
          q : out STD_LOGIC_VECTOR (2 downto 0));
end uppgift3;
architecture Behavioral of uppgift3 is
type state_type is (s0,s1,s2,s3,s4,s5);
signal present_state, next_state:state_type;
begin
process(present_state, upp)
    begin
        case present_state is
            when s0 => if upp='1' then
                next_state <= s1;
            else
                next_state <= s5;
            end if;
            when s1 => if upp='1' then
                next_state <= s2;
            else
                next_state <= s0;
            end if;
            when s2 => if upp='1' then
                next_state <= s3;
            else
                next_state <= s1;
            end if;
            when s3 => if upp='1' then
                next_state <= s4;
            else
                next_state <= s2;
            end if;
            when s4 => if upp='1' then
                next_state <= s5;
            else
                next_state <= s3;
            end if;
            when s5 => if upp='1' then
                next_state <= s0;
            else
                next_state <= s4;
            end if;
        end case;
    end process;
```

```
process (present_state)
begin
    case (present_state) is
        when s0 => q<="000";
        when s1 => q<="001";
        when s2 => q<="010";
        when s3 => q<="011";
        when s4 => q<="100";
        when s5 => q<="101";
    end case;
end process;

process (clk)
begin
    if rising_edge (clk) then
        present_state <= next_state;
    end if;
end process;
end architecture Behavioral;
```